

LITERATÚRA:

- [1] Rabara, V., Čuntala, J.: Elektronické impulzové obvody, dočasná VŠ ca, KBS, VŠDS, Nak. ALFA 1986
- [2] Rabara, V.: Číslicové systémy, Skriptá, ALFA 1973
- [3] Bezpečné logické obvody - učebné texty pre PGŠ, 1981, VŠDS, KBS autor: V. Rabara
- [4] Mikroprogramové automaty s detekciou porúch, VU III8-3/08-03 oponovaná správa etapy do r. 83. z.r. V. Rabara /95 strán/
- [5] Zálohované počítače so zameraním na zabezpečovaciu techniku v doprave - záverečná správa III-8-3/08-03, z.r. V. Rabara, december 1985, KBS, VŠDS
- [6] Frištacký, N.: Sekvenčné logické obvody synchronne, doč. VŠ učebnica SVŠT, ALFA 1981, Bratislava
- [7] Volf, J., Jakl, J.: Výstražná svetelná zariadenia typu AŽD 71. NADAS, Praha 1975
- [8] Šiplák, S.: Programátor pamäti PROM riadený mikropočítačom. Diplomová práca, Žilina, 1984
- [9] Hronec, R.: Voľne programovateľné logické polia. Autorské osvedčenie č. 220923.
- [10] Čuntala, J.: Dekódovanie riadiacich signálov pre zabezpečovacie zariadenie, KDP, Žilina, 1980.
- [11] Rabara, V., Hronec, R.: The use of LSI circuits in Safety Systems Proc 4-th IFAC/IFIP/OFORS conf. Oxford 1984, str. 337-342
- [12] Delina, Jirásek: Použitie PLA pre prejazdové zariadenie, Práca ŠVOČ, vedúci Rabara, V., súťaž VŠDS 1985
- [13] Hronec, R.: Použitie voľne programovateľného poľa v zabezpečovacej technike. Slaboproudý obzor 6, 1982.
- [14] Norton, J.: Safety by Redundancy, zborník IRSE, 1979,
- [15] Rapko, J.: Algebraický model zabezpečovacieho zariadenia, Bezpečné logické systémy, seminár Zuberec 9.1985, sekcia 1, str. 13
- [16] Rapko, J.: Matematický model zabezpečovacieho zariadenia KDP VŠDS, Žilina 1985
- [17] Kočiš, I., Rabara, V.: The dual logical procesor. Computers and artificial intelligence 1984, str. 551-562

- [18] Poupě, O, Rabara, V.: Využitie elektroniky v železničnej doprave.
III. Řízení dopravy - seminár 1981 Praha, str. 45
- [19] Rabara, V.: Samotestovateľný logický obvod pre kontrolu kódu 1/4 -
AO č. 224 575 udelené v roku 1985
- [20] Strellov, H., Uebel, H.: The SIMIZ safe microcomputer. Signal und drath
70 1978.

- [21] Frištacký, N.: Logické systémy - sekvenčné obvody.
skriptá SVŠT, Bratislava, 1982
- [22] Slípka, J.: Navrhovanie mikroprocesorových systémů.
SNTL - ALFA, Praha, 1985
- [23] Perrin, J. P.: Logické systémy I.
SNTL, Praha, 1972
- [24] Friedman, J. M.: Teorie a návrh logických obvodů.
SNTL, Praha 1983
- [25] Jirka, V.: Číslicové integrované obvody.
Amatérské rádio B, r. XXXI, č. 5. 1982
- [26] Arevalo, Z.: A Method to Simplify a Boolean Function into a Near
Minimal Sum-of-Products for Programmable Logic Arrays.
IEEE TRANSACTIONS ON COMPUTERS, Vol. C-27, No.11, 1978
- [27] Frištacký, N.: Logické systémy - asynchrónne sekvenčné obvody.
Skriptá SVŠT, Bratislava, 1982
- [28] Katalóg polovodičových súčiastok. Tesla Rožnov, 1983
- [29] Bernard, J. M.: Od logických obvodů v mikroprocesorů I, II.
SNTL, Praha, 1984
- [30] Syrovátko, M.: Zapojení s integrovanými obvody.
SNTL, Praha, 1984
- [31] Spalek, J.: Rozšířený logický systém Fail safe seminár BLS, Vrátna 81,
str. 32
- [32] Hnitka, P.: Bezpečné elektrické prevodníky pre zabezpečovacu techniku.
KDP, VŠDS 1985
- [33] T. Nanya and T. Kawamura, On error Indication of TSCS IEEE - TC,
1986 /v tlači/
- [34] Tadae Takaoka, Hisashi Mine: N - Fail - Safe Logical Systems, IEEE
Tr. on Comp. Vol C-20 No 5 Maj, 1971
- [35] Rabara, V.: Samotestovateľný logický obvod pre kontrolu kódu 1/24, AO
č. PV 2777 Udelené 1986
- [36] Čuntala, J. a kol.: "Elektronika pre oznamovanie a zabezpečovanie"
skriptum, KBS, VŠDS, ALFA, v tlači /1986/.
- [37] Preparata, F.P., YEH, R.T.: Úvod do teórie diskretných matematických
štruktúr, ALFA, 1982