

OBSAH

1. Úvod	7
2. Číselné soustavy	9
2.1 Dvojková číselná soustava	11
2.2 Převod dvojkové soustavy na desítkovou a naopak	13
2.3 Dvojkově kódovaná desítková čísla	14
2.3.1 Kód 8-4-2-1	15
2.3.2 Kód plus 3	15
2.3.3 Aritmetická operace s kódem 8-4-2-1 nebo s kódem plus 3	16
2.4 Gryův kód	18
2.5 Kód 2 z 5	20
2.6 Osmičková soustava	20
3. Booleova algebra	23
3.1 Logické funkce	24
3.2 Postuláty logiky	28
3.3 Základy a pravidla logiky	29
4. Kombinační logické obvody	32
4.1 Symbolika logických prvků	32
4.2 Formy zadání úlohy	33
4.3 Ekvivalentní logické obvody	35
4.4 Realizace hradel	38
5. Hradla v integrovaném provedení	44
5.1 Logika tranzistor - tranzistor se Schottkyho diódu	45
5.2 Současný vývoj integrovaných obvodů	45
5.3 Hradla TESLA řady MH	46
5.4 Rozšíření hradel	50
5.5 Realizace logických funkcí pomocí hradel NE-I: (NAND), resp. ANI (NOR)	50

6.	Vlastnosti integrovaných obvodů	51
6.1	Činnost hradel v logice TTL	51
6.2	Charakteristiky integrovaných obvodů TESLA MH	
6.2.1	Výstupní charakteristika	53
6.2.2	Výstupní charakteristika	53
6.2.3	Přenosová charakteristika	54
6.3	Napájecí napětí a proud	55
6.4	Nebezpečí oscilací	55
6.5	Přenosové zpoždění	56
7.	Sekvenční logické obvody	56
8.	Klepné obvody	58
8.1	Klepný obvod typu D	60
8.2	Klepný obvod typu T	62
8.3	Klepný obvod typu R - S	63
8.4	Klepný obvod	63
8.5	Klepný obvod sestavený z hradel	64
8.6	Klepný obvod TESLA řady MH	65
8.6.1	Klepný obvod MH 7472	65
8.6.2	Klepný obvod MH 7474	66
8.6.3	Klepný obvod MH 7475	68
9.	Čítače	69
9.1	Asynchronní dvojkové čítače	72
9.2	Synchronní čítače	73
9.3	Jehnsenův čítač	75
9.4	Möbiův čítač	75
9.5	Kruhový čítač	76
9.6	Příklady čítačů	77
9.7	Dekadický čítač MH 7490	78
9.8	Čítač MH 7493	80
10.	Pesuvné registry	81
		83
11.	Tvarevací obvody	
11.1	Monostabilní klepný obvod	86
11.2	Úroveňový detektor	88
11.3	Schmittův klepný obvod	89
11.4	Odstranění zákrmitů přepínače	89

12.	Astabilní multivibrátory	90
13.	Sčítačka	92
14.	Rušení v logických systémech	95
14.1	Odělnost proti peruchám	95
14.2	Stejnoseměrné a střídavé peruchy	96
14.3	Odělnost IO TESLA řady MH proti peruchám	96
14.4	Zdroje rušení	98
14.4.1	Peruchy se zdrojem mimo uvažované zařízení ...	99
14.4.2	Odrazy na vedení	99
14.4.3	Vazba mezi spoji	103
14.4.4	Vazba přes zdroj napětí a společný zemní vodič	
14.5	Nepeužité vstupy integrovaných obvodů	106
14.5.1	Nepeužité vstupy hradel	107
14.5.2	Nepeužité vstupy klapných obvodů	109
15.	Integrované obvody MOS	110
15.1	Univerzální a zákaznické integrované obvody MOS	111
15.2	Unipolární a bipolární tranzistor	111
15.3	Tranzistor MOS s kanálem p nebo kanálem n ...	113
15.4	Funkce tranzistoru MOS	114
15.5	Inverter - základ integrovaného obvodu	116
15.6	Logika realizovaná obvody MOS	117
15.7	Statická logika	118
15.8	Dynamická logika	119
15.8.1	Dvoufázová logika	120
16.	Pelevodičové paměti.....	123
16.1	Paměti s libovolným výběrem	125
16.1.1	Paměťová buňka a obvodové řešení paměti	126
16.1.2	Organizace paměti s libovolným výběrem	128
16.2	Permanenční paměti	130
16.2.1	Paměti programované maskou	132
16.2.2	Elektricky programovatelné paměti	134
16.2.3	Reprogramovatelné paměti	135
16.2.4	Uspořádání permanentní paměti	135

17. Základní poznatky o počítači	137
17.1 Skupinové schéma počítače	137
17.2 Informace v počítači	138
17.3 Činnost centrální jednotky	140
Příloha 1 - Integrované obvody v ČSSR	142