

OBSAH

ÚVOD	5
1 CÍLE HABILITAČNÍ PRÁCE	5
2 SOUČASNÝ STAV ŘEŠENÉ PROBLEMATIKY	6
2.1 Vnitřní popis číslicového systému	6
2.1.1 Druhá přímá forma	6
2.1.2 Transponovaná druhá přímá forma	8
2.1.3 Rozdělení do sériového spojení sekcí 2. řádu	9
2.1.4 Rozdělení do paralelního zapojení sekcí 2. řádu	9
2.2 Porovnání vlastností signálových procesorů	10
3 PŘEHLED ARCHITEKTUR PROCESORŮ	11
3.1 Harvardská architektura	11
3.1.1 Jednotka generace adres	12
3.1.2 Aritmeticko logická jednotka	14
3.1.3 Paralelní přenosy a další operace	14
3.1.4 Instrukční soubor a strojový kód	15
3.2 Architektura s velmi dlouhým instrukčním slovem	16
3.2.1 Jednotka generace adres	17
3.2.2 Datová aritmetická-logická jednotka	17
3.2.3 Instrukční soubor a strojový kód	17
3.3 Architektura paralelních systémů	20
4 IMPLEMENTACE ČÍSLICOVÝCH SYSTÉMŮ V SIGNÁLOVÝCH PROCESORECH	21
4.1 Číslicové systémy s konečnou impulsní charakteristikou	21
4.1.1 Využití symetrie impulsní charakteristiky	21
4.1.2 Signálové procesory s velmi dlouhým instrukčním slovem	25
4.2 Číslicové systémy s nekonečnou impulsní charakteristikou	28
4.2.1 Signálové procesory s velmi dlouhým instrukčním slovem	28
4.2.2 Využití principu SIMD	30
4.2.3 Paralelní 4. kanonická struktura	31
4.3 Shrnutí postupů optimalizace	32
5 ZÁVĚR	34
LITERATURA	35
ABSTRACT	38