

Obsah

Předmluva	3
1 Binární aritmetika	5
1.1 Číselné soustavy	5
1.1.1 Desítková soustava	5
1.1.2 Dvojková soustava	7
1.1.3 Osmičková a šestnáctková soustava	7
1.1.4 Shrnutí – číselné soustavy	8
1.2 Převody soustav	9
1.2.1 Převod soustavy dvojkové, osmičkové a šestnáctkové do soustavy desítkové – dekódování	9
1.2.2 Převod desítkové soustavy do soustavy dvojkové, osmičkové, šestnáctkové – kódování	10
1.2.3 Převod soustavy dvojkové do soustavy osmičkové nebo šestnáctkové	13
Kontrolní cvičení ke kapitole 1	15
Výsledky kontrolního cvičení ke kapitole 1	18
2 Zobrazení čísel v počítači	19
2.1 Základní jednotky informace	19
2.2 Zobrazení čísel v pevné řádové čárce	20
2.2.1 Čísla bez znaménka	20
2.2.2 Zobrazení čísel v záporném kódu	22
2.2.3 Zobrazení záporných čísel v doplňkovém kódu	22
2.2.4 Zobrazení záporných čísel aditivním kódu	26
2.3 Zobrazení čísel v pohyblivé řádové čárce – desetinná čísla	27
Kontrolní cvičení ke kapitole 2	29
Výsledky kontrolního cvičení ke kapitole 2	30
3 Aritmetické operace v číselných soustavách	31
3.1 Osmičková soustava	32
3.1.1 Sčítání v osmičkové soustavě	32
3.1.2 Odčítání v osmičkové soustavě	32
3.2 Hexadecimální soustava	34
3.2.1 Sčítání v hexadecimální soustavě	34
3.2.2 Odčítání v hexadecimální soustavě	35
3.3 Aritmetické operace v binární soustavě	35

3.4 BCD kód	39
3.4.1 Sčítání v BCD kódu	40
Kontrolní cvičení ke kapitole 3	41
Výsledky kontrolního cvičení ke kapitole 3	42
4 Organizace hlavní paměti	44
4.1 Kapacita paměti	46
Kontrolní cvičení ke kapitole 4	48
Výsledky kontrolního cvičení ke kapitole 4	49
5 Kódování a dekódování	50
5.1 Cyklické kódy	50
5.2 Chybové kódy	51
6 Logické obvody	52
6.1 Základní pojmy výrokové logiky	52
6.2 Definice základních pojmů	54
6.3 Základní logické funkce	56
6.4 Úplné soubory logických funkcí	57
6.4.1 Funkce jedné proměnné	58
6.4.2 Funkce dvou proměnných	58
6.5 Booleova algebra	60
6.5.1 Booleovy zákony	60
6.5.2 Booleova pravidla	60
6.5.3 Teorém De Morganův	61
6.6 Minimalizace logických funkcí pomocí Booleovy algebry	61
6.7 Minimalizace logických funkcí s využitím De Morganových zákonů	64
6.7.1 Úprava funkcí s negací	64
6.7.2 Úprava logické funkce pro realizaci negovaným logickým součinem (NAND)	66
6.7.3 Úprava logické funkce pro realizaci negovaným logickým součtem (NOR)	67
Kontrolní cvičení ke kapitole 6	69
Výsledky kontrolního cvičení ke kapitole 6	71
7 Vyjádření logických funkcí	73
7.1 Slovní popis	73
7.2 Popis funkce pravdivostní tabulkou	73

7.2.1 Úplně zadaná logická funkce-----	76
7.2.2 Neúplně zadaná logická funkce -----	76
7.3 Algebraický výraz -----	77
7.3.1 Základní pojmy -----	77
7.3.2 Vytvoření algebraického výrazu logické funkce v úplné normální disjunktční formě (ÚNDF) -----	80
7.3.3 Vytvoření algebraického výrazu logické funkce v úplné normální konjunktční formě (ÚNKF) -----	82
7.4 Popis funkce stavovým indexem -----	83
7.5 Popis funkce mapou -----	85
7.5.1 Shrnutí – Karnaughova mapa -----	87
Kontrolní cvičení ke kapitole 7 -----	100
Výsledky kontrolního cvičení ke kapitole 7 -----	101
8 Minimalizace logických funkcí pomocí Karnaughovy mapy -----	104
8.1 Postup minimalizace úplně zadané funkce pomocí Karnaughovy mapy -----	104
8.2 Minimalizace neúplně zadaných funkcí -----	110
Kontrolní cvičení ke kapitole 8 -----	112
Výsledky kontrolního cvičení ke kapitole 8 -----	113
9 Minimalizace metodou Quine-McCluskey-----	119
Kontrolní cvičení ke kapitole 9 -----	130
10 Základní logické operátory -----	131
10.1 Definice úplného systému logických funkcí -----	131
10.1.1 Logický člen OR-----	131
10.1.2 Logický člen AND -----	131
10.1.3 Logický člen NOT -----	132
10.1.4 Logický člen NOR -----	132
10.1.5 Logický člen NAND-----	133
10.1.6 Logický člen OR s negovanými vstupy-----	133
10.1.7 Logický člen AND s negovanými vstupy -----	134
10.2 Shodnost funkce logických členů -----	134
10.2.1 Logický člen NAND s negovanými vstupy = logický člen OR -----	135
10.2.2 Logický člen NOR s negovanými vstupy = logický člen AND-----	135
10.3 Minimální úplné systémy logických funkcí -----	135

10.3.1 Člen (hradlo) NAND-----	135
10.3.2 Člen (hradlo) NOR-----	136
10.4 Realizace logických funkcí-----	136
10.4.1 Realizace pomocí hradel AND, OR, NOT-----	137
10.4.2 Realizace pomocí hradla NAND nebo NOR-----	138
10.5 Analýza logického obvodu-----	139
Kontrolní cvičení ke kapitole 10-----	142
Výsledky kontrolního cvičení ke kapitole 10-----	145
Souhrnné kontrolní cvičení z jednoduchých kombinačních obvodů---	149
Výsledky souhrnného kontrolního cvičení z jednoduchých kombinačních obvodů-----	152
11 Aplikace kombinačních obvodů střední integrace (MSI)-----	158
11.1 Sčítačka-----	158
11.1.1 Sčítačka-----	158
11.1.2 Úplná sčítačka-----	158
11.2 Komparátor-----	160
11.3 Paritní obvody – generátory paritních bitů-----	162
11.3.1 Zabezpečení sudou paritou-----	162
11.3.2 Zabezpečení lichou paritou-----	163
11.4 Převodníky kódů-----	165
11.5 Dekodéry-----	167
11.6 Multiplexory a demultiplexory-----	171
11.6.1 Multiplexory-----	171
11.6.2 Demultiplexory-----	174
11.7 Realizace logické funkce pomocí dekodéru a multiplexoru---	176
11.7.1 Pomocí dekodéru-----	176
11.7.2 Pomocí multiplexoru-----	177
Kontrolní cvičení ke kapitole 11-----	178
Výsledky kontrolního cvičení ke kapitole 11-----	179
12 Hazardy v kombinačních obvodech-----	183
12.1 Statické hazardy-----	183
12.2 Dynamické hazardy-----	187
Kontrolní cvičení ke kapitole 12-----	187
Výsledky kontrolního cvičení ke kapitole 12-----	189
13 Sekvenční obvody-----	192
13.1 Asynchronní-----	193

13.1.1 Asynchronní bistabilní klopný obvod typu RS řízený log 1-----	193
13.1.2 Asynchronní klopný obvod typu RS řízený log 0 -----	196
13.2 Synchronní bistabilní klopný obvod typu RST-----	197
13.3 Synchronní bistabilní klopný obvod typu D-----	199
13.3.1 Obvod synchronizovaný úrovní synchronizačního signálu-----	199
13.3.2 Obvod synchronizovaný náběžnou hranou synchronizačního signálu-----	201
13.4 Synchronní bistabilní klopný obvod typu JK-----	201
13.4.1 Obvod synchronizovaný úrovní synchronizačního signálu-----	201
13.4.2 Obvod JK (<i>master-slave</i>) synchronizovaný spádovou hranou synchronizačního signálu-----	202
Kontrolní cvičení ke kapitole 13-----	203
Výsledky kontrolního cvičení ke kapitole 13 -----	204
14 Registry -----	205
14.1 Paměťové registry (LATCH) -----	205
14.2 Posuvné registry (SHIFT) -----	207
Kontrolní cvičení ke kapitole 14-----	213
Výsledky kontrolního cvičení ke kapitole 14 -----	214
15 Asynchronní čítače -----	218
15.1 Bistabilní klopný obvod typu T -----	218
15.1.1 Bistabilní klopný obvod typu T z JK -----	218
15.1.2 Bistabilní klopný obvod typu T z D -----	219
15.2 Návrh asynchronních čítačů-----	219
15.2.1 Zkrácení cyklu čítače-----	223
15.2.2 Zastavení cyklu čítače -----	225
15.3 Integrované verze asynchronních čítačů-----	226
Kontrolní cvičení ke kapitole 15-----	234
Výsledky kontrolního cvičení ke kapitole 15 -----	236
16 Synchronní čítače-----	240
16.1 Návrh synchronních čítačů-----	240
16.1.1 Tabulka stavů -----	240
16.1.2 Tabulka přechodů -----	241
16.1.3 Mapy řídicích vstupů-----	242

16.1.4 Minimalizovaný algebraický výraz -----	243
16.1.5 Schéma navrženého synchronního čítače -----	244
16.2 Řešené příklady synchronních čítačů z klopných obvodů -----	246
16.3 Integrované verze synchronních čítačů -----	251
Kontrolní cvičení ke kapitole 16 -----	254
Výsledky kontrolního cvičení ke kapitole 16 -----	257
 Souhrnné kontrolní cvičení z jednoduchých kombinačních obvodů ---	264
Schematické značky logických obvodů -----	268
Seznam základních integrovaných obvodů řady TTL -----	269
Vnitřní struktura základních logických členů TTL -----	270
Seznam použité a doporučené literatury -----	271