

	Předmluva	2
1.	Úvod	6
2.	Teoretické prostředky	11
2.1.	Množiny	11
2.2.	Výroky, pravdivostní hodnoty výroků, logické funkce	14
2.3.	Úplný soubor logických funkcí	19
2.4.	Logické algebry	20
2.4.1.	Boolova algebra	21
2.4.2.	Shefferova algebra	24
2.4.3.	Peirceova algebra	25
2.4.4.	Žegalkinova algebra	26
2.4.5.	Prahové algebry	26
2.4.5.1.	Lindamanova algebra	28
2.5.	Modely logických funkcí	29
2.5.1.	Tabulky	30
2.5.2.	Grafy	31
2.5.3.	Mapy	33
2.5.4.	Algebraické výrazy	36
2.5.4.1.	Normální formy Boolovy algebry	38
2.5.4.2.	Normální formy Shefferovy algebry	41
2.5.4.3.	Normální formy Peirceovy algebry	41
2.5.4.4.	Normální smíšené formy	42
2.6.	Logická a funkční schémata	43
2.6.1.	Číslicové signály	44
2.6.2.	Logické členy	46
2.6.3.	Logické obvody	51
2.6.4.	Kreslení logických a funkčních schémat	53
2.6.5.	Základní parametry a charakteristiky logických členů a obvodů	54
2.6.6.	Logické pseudoobvody	59
2.6.7.	Logické obvody s třístavovými výstupy	60
3.	Syntéza logických sítí z jednoduchých logických obvodů	61
3.1.	Kritéria minimality a optimality boolovských výrazů	62
3.2.	Rozdělení logických sítí	62
3.3.	Zjednodušování výrazů NF B-algebry pro potřeby návrhu kombinačních logických sítí	63
3.3.1.	Metoda minimalizace NF s využitím grafu jednotkové krychle	64
3.3.2.	Metoda algebraické minimalizace NF	66
3.3.3.	Metoda Quine- McCluskeyho	66
3.3.4.	Využití map pro minimalizaci NF B-algebry	75
3.3.5.	Metoda neurčitých koeficientů	82
3.3.6.	Absolutní minimalizace	83
3.3.7.	Využití jednofunkčních souborů logických obvodů	84
3.3.7.1.	Logické sítě s logickými obvody NAND	85
3.3.7.2.	Metoda optimalizace TANT sítí	87
3.3.7.3.	Logické sítě s logickými obvody NOR	91
3.3.7.4.	Metoda optimalizace TONT sítí	94

3.4.	Logické obvody s omezeným počtem vstupů v kombinačních logických sítích	98
3.5.	Souběhy a hazardy	102
3.6.	Kombinační logické sítě s více výstupy	106
3.7.	Sekvenční logické sítě	114
3.7.1.	Popis chování sekvenční logické sítě	116
3.7.2.	Rozdělení sekvenčních logických sítí	118
3.7.3.	Klopné obvody	120
3.7.3.1.	Klopný obvod typu D	121
3.7.3.2.	Klopný obvod typu T	122
3.7.3.3.	Klopný obvod typu R-S	122
3.7.3.4.	Klopný obvod typu J-K	123
3.7.3.5.	Klopný obvod typu D-V	124
3.7.3.6.	Klopný obvod typu E(P-Q)	124
3.7.3.7.	Klopný obvod typu R	125
3.7.3.8.	Klopný obvod typu S	125
3.7.4.	Logická výstavba klopných obvodů	126
3.7.4.1.	Asynchronní klopné obvody typu R-S	127
3.7.4.2.	Některé jednoduché asynchronní klopné obvody	133
3.7.4.3.	Hladinové synchronní jednofázové klopné obvody	136
3.7.4.4.	Derivační synchronní jednofázové klopné obvody	138
3.7.4.5.	Dvoufázové synchronní klopné obvody	139
3.7.4.6.	Generování synchronizačních impulsů	143
3.7.5.	Návrh sekvenčních sítí s klopnými obvody	143
3.7.5.1.	Synchronní sekvenční sítě se zadaným vnitřním kódem	147
4.	Syntéza logických sítí z modulů	154
4.1.	Multiplexor	158
4.2.	Dekodér/demultiplexor	164
4.3.	Paměti	166
4.4.	Programovatelná logická pole	175
4.5.	Mikroprocesory	179
4.5.1.	Metoda řešení modelu logické sítě přímým výpočtem	183
4.5.2.	Metoda řešení modelu logické sítě srovnáním vstupního vektoru s konstantami uvnitř programu	185
4.5.3.	Metoda řešení modelu logické sítě srovnáním vstupního vektoru s konstantami v tabulce mimo program	186
4.5.4.	Metoda řešení logické sítě čtením z tabulky	188
4.5.5.	Zhodnocení programového řešení modelů logických sítí	189
5.	Návrh základních podsystémů číslicového zařízení	191
5.1.	Návrh některých vybraných modulů zpracovávajících číselnou informaci	193
5.2.	Návrh některých vybraných modulů řídících činnost číslicových zařízení	240
6.	Pomůcky konstruktéra číslicových zařízení	257
6.1.	MINIPUTER Tesla	258
6.1.1.	Logický součin	260
6.1.2.	Negovaný logický součin	260

6.1.3.	Bistabilní klopný obvod	261
6.1.4.	Žárovkový indikátor	262
6.1.5.	Jednopulsní spoušť	262
6.1.6.	Generátor pulsů	262
6.1.7.	Zpoždovací obvod	262
6.1.8.	Tlačítko vstupního signálu	262
6.2.	Realizace základních logických funkcí	263
6.2.1.	Logická negace	263
6.2.2.	Logický součin 4 proměnných	263
6.2.3.	Logický negovaný součin 4 proměnných	264
6.2.4.	Logický součet 4 proměnných	265
6.2.5.	Logický negovaný součet pro 4 proměnné	265
6.2.6.	Klopný obvod typu R-S	266
6.2.7.	Klopný obvod typu J-K	267
6.2.8.	Klopný obvod typu T	268
6.2.9.	Klopný obvod typu D	269
6.3.	Jazyky S F D L a S C L Ø	270
6.3.1.	Zápis programu v jazyku S F D L a S C L Ø	271
6.3.2.	Knihovna definic funkčních prvků	272
6.3.2.1.	Invertor JZNOZ	272
6.3.2.2.	Dvou- až osmivstupový NAND JZNAND	272
6.3.2.3.	Klopný obvod typu D JZDFF	273
6.3.2.4.	Dvoufázový klopný obvod R - S JZRSFF	273
6.3.2.5.	Dvoufázový klopný obvod J - K JZJKFF	274
6.3.2.6.	Generátor pulsů JZGEN	274
6.3.3.	Příklad modelování a simulace kombinační logické sítě . .	275
6.3.4.	Příklad modelování a simulace jednoduché sekvenční logické sítě	277
Ø1.	Doplňk ke kap. 3.7.1 (Popis chování sekvenční logické sítě - str. 117)	280
Ø2.	Doplňk ke kap. 4.4 (Programovatelná logická pole - str.179) .	290
Ø2.1.	Univerzální programovatelná logická pole s doplňkovým polem	290
Ø2.2.	Hradlová pole	292
Ø3.	Doplňk k příkladu C 5.8 (str. 229, str. 237)	298
Ø4.	Doplňk ke kap. 5.2 (Návrh některých vybraných modulů řídicích činností číslicových zařízení - str. 254)	301
7.	Závěr	312
	Příloha 1 (Výňatek z ONT 345535 - Schématické značky) . . .	313
	Příloha 2 (Integrované obvody na čs. trhu)	342
	Příloha 3 (Funkční značky vybraných integrovaných log.obv.)	354
	Rejstřík	359
	Literatura	362