

| | |
|---|---------------------------------------|
| OBSAH | programovacího řadiče |
| 2.3 Návrh obvodového řadiče | obvod dojednávka dle požadavků |
| Předmluva | obvod dojednávka |
| 1 Logický systém - základní koncepce | obvod dojednávka |
| 1.1 Definice logického systému a logického obvodu | obvod dojednávka |
| 1.2 Číselné soustavy | ITF základ obvodu |
| 1.3 Převod čísel mezi jednotlivými soustavami | rozložení dvojnádruhového čísla |
| 1.3.1 Metoda postupného odčítání vah | základní metoda odčítání |
| 1.3.2 Metoda postupného dělení základem | základní metoda dělení |
| 1.3.3 Převod čísel kladných desetinných | základní metoda dělení |
| 1.3.4 Vztah mezi binární, oktaální a hexadecimální soustavou | základní metoda dělení |
| 2 Logické kombinační obvody | minimizace obvodu |
| 2.1 Boolovské funkce | minimizace obvodu |
| 2.2 Způsoby zápisu boolovských funkcí | minimizace obvodu |
| 2.2.1 Tabulkové, vektorové a číselné zápisy | minimizace obvodu |
| 2.3 Algebra boolovských funkcí | minimizace obvodu |
| 2.3.1 Zápis logické funkce | minimizace obvodu |
| 2.3.2 Odvození De Morganových zákonů | minimizace obvodu |
| 3 Zjednodušování zápisu logické funkce | minimizace obvodu |
| 3.1 Algebraická minimalizace | minimizace obvodu |
| 3.2 Minimalizace pomocí Karnaughových map | minimalizace pomocí Karnaughových map |
| 3.3 Minimalizace pomocí metody Mc-Cluskey | minimalizace pomocí metody Mc-Cluskey |
| 4 Návrh logických kombinačních obvodů | návrh obvodu |
| 4.1 Číslicové integrované obvody | návrh obvodu |
| 4.2 Realizace logických kombinačních obvodů dvouvstupovými členy NAND | návrh obvodu |
| 4.3 Realizace logických kombinačních obvodů dvouvstupovými členy NOR | návrh obvodu |
| 4.4 Realizace výrazů pomocí vícevstupových hradel NAND | návrh obvodu |
| 4.5 Realizace pomocí hradel AND-OR-INVERT | návrh obvodu |
| 4.6 Realizace pomocí hradel NAND s otevřeným kolektorem | návrh obvodu |
| 4.7 Realizace kombinačního obvodu pomocí pamětí | návrh obvodu |
| 4.8 Hazardní stavů v logických kombinačních obvodech | návrh obvodu |
| 4.9 Ošetření vstupních signálů | návrh obvodu |
| 4.10 Multiplexery a demultiplexery | návrh obvodu |
| 5 Logické sekvenční obvody | návrh obvodu |
| 5.1 Analýza logických sekvenčních obvodů | analýza obvodu |
| 5.1.1 Analýza sekvenčních obvodů bez paměťových členů | analýza obvodu |
| 5.2 Paměťové členy | analýza obvodu |

| | |
|--|-----|
| 5.3 Stručná charakteristika vyráběných paměťových členů | 86 |
| 6 Návrh synchronních sekvenčních obvodů | 88 |
| 6.1 Řešené příklady | 96 |
| 7 Standardní zapojení sekvenčních obvodů | 107 |
| 7.1 Obvody pro zkraování a prodlužování impulzů | 111 |
| 7.2 Obvody řady TTL | 113 |
| 8 Návrh generátoru binárních posloupností | 116 |
| 9 Aritmeticko - logická jednotka | 121 |
| 9.1 Způsob zobrazování celých čísel | 121 |
| 9.1.1 Způsob zobrazení celých čísel bez znaménka | 122 |
| 9.1.2 Způsob zobrazení celých čísel se znaménkem | 122 |
| 9.1.2.1 Vyjádření čísel posunutím | 122 |
| 9.1.2.2 Vyjádření záporných čísel jednotkovým doplňkem | 123 |
| 9.1.2.3 Vyjádření záporných čísel dvojkovým doplňkem | 123 |
| 9.1.3 Způsob zobrazení desetinných čísel | 124 |
| 9.1.3.1 Zobrazení čísel v pevně řádové čárce | 124 |
| 9.1.3.2 Zobrazení čísel v pohyblivé řádové čárce | 124 |
| 9.1.4 Zobrazení čísel v BCD kódu | 125 |
| 9.2 Realizace operace binární sčítání | 127 |
| 9.2.1 Binární sčítání celých čísel bez znaménka | 127 |
| 9.2.2 Binární sčítadla s kanálem zrychleného přenosu | 130 |
| 9.2.3 Binární sčítání čísel zobrazených posunutím | 132 |
| 9.2.4 Binární sčítání čísel v pohyblivé řádové čárce | 133 |
| 9.3 Odčítání celých čísel se znaménkem | 133 |
| 9.3.1 Odčítání celých čísel zobrazených posunutím | 133 |
| 9.3.2 Odčítání celých čísel zobrazených jednotkovým doplňkem | 134 |
| 9.3.3 Odčítání celých čísel zobrazených dvojkovým doplňkem | 135 |
| 9.3.4 Odčítání čísel v pohyblivé řádové čárce | 137 |
| 9.4 Realizace operace násobení čísel | 137 |
| 9.4.1 Násobení celých čísel | 137 |
| 9.4.2 Násobení čísel zobrazených v pohyblivé řádové čárce | 139 |
| 9.5 Realizace operace dělení čísel | 139 |
| 9.5.1 Dělení celých čísel | 139 |
| 9.5.2 Dělení čísel zobrazených v pohyblivé řádové čárce | 140 |
| 9.6 Realizace operace porovnávání čísel | 140 |
| 10 Řadiče | 143 |
| 10.1 Obvodový řadič | 143 |

Předmluva

| | |
|-----------------------------------|------------|
| 10.2 Mikroprogramovatelný řadič | 144 |
| 10.3 Návrh obvodového řadiče | 145 |
| 10.3.1 Struktura bloku řadiče | 145 |
| 10.3.2 Struktura řízeného objektu | 145 |
| 10.3.3 Návrh bloku řadiče | 147 |
| 10.3.4 Návrh bloku řízený objekt | 148 |
| 11 Použitá literatura | 151 |
| | 152 |

cí technika s Komendou, využívajícími mikroprogramovací a infinovanou metodou. Mezi předměty s názvem "Logické obvody" jsou však v učebnicích zahrnuty i jiné logické techniky. Vzhledem k poslání učebnice pro studenty, dležné původem základní školou, zahrnuje skriptum všechny využívané techniky pro analýzu a návrh logických systémů. Cílovou skupinou učebnice jsou komunikační i mikroprocesorové obvody včetně jejich praktické realizace. Učebnice je určena pro výuku logických obvodů kompletně vybavena přípravnými materiály, včetně rozsáhlých informací o řízení obvodů i když v současné době ještě neexistují praktické učivo.

Skriptum je rozděleno do 11 kapitol, které se vztahují k jednotlivým soustavám až po návštěv aritmeticko-logické jednotky a řadiče. V každé kapitole je uvedeno všechny relevantní poznámky.

První kapitola je tvořena a všechny základní pojmy, pojmy o binárním kodování a převodech mezi nimi. Druhá, třetí a čtvrtá kapitola je věnována řízení obvodů, a to především na seskovení booleovského výrazu, jeho minimizaci a řešení. Ostatní kapitoly se věnují řešení základních problémů vznikajících hazardních stavů a způsobu jejich odstraňování.

Pátá, šestá a sedmá kapitola je věnována řešení základních problémů založených na použití sekvenčních obvodů, popisuje řešení základních problémů založených na použití sekvenčních obvodů. Součástí kapitoly jsou i standardní poznámky o řešení základních problémů sekvenčních obvodů včetně odpovídajících časových průběhu.

Osmá kapitola je věnována použití řadiče v řešení základních problémů po řešení binární posloupnosti.

Devátá devátá kapitola je orientována na řešení základních problémů řadiče, využívajícího způsob realizace základních operací s binárními posloupnostmi a polynomiálními čísly. Kapitola 10 se potom zabývá návrhem mikroprogramovatelného řadiče a pořadí kapitoly všech použitou literaturu.