

PŘEDMLUVA	4
1. ZÁKLADNÍ POJMY A PRINCIPY ČINNOSTI PRÁCE ČÍSLICOVÉHO POČÍTAČE	5
1.1. Rozdělení matematických strojů podle způsobu zobrazení informace	5
1.2. Struktura číslicového počítače	6
1.2.1. Paměťový podsystem	7
1.2.2. Operační podsystem	9
1.2.3. Řídicí podsystem	11
1.2.4. Vstupní a výstupní podsystem	12
1.3. Generace počítačů	13
2. ZOBRAZENÍ INFORMACE V POČÍTAČI	16
2.1. Číselné soustavy a kódy	17
2.2. Kódování ve dvojkové soustavě	22
2.3. Zobrazení instrukcí	24
2.4. Zobrazení abecedně-číslíkových znaků	27
3. METODY URČOVÁNÍ OPERANDŮ	29
3.1. Implicitní operand	29
3.2. Implicitní adresování	29
3.3. Přímý operand	29
3.4. Přímé adresování	30
3.5. Relativní adresování	31
3.6. Samorelativní adresování	31
3.7. Modifikované adresování	32
3.8. Nepřímé adresování	33
3.9. Výběr podle obsahu (asociativní výběr)	33
4. PAMĚŤOVÝ PODSYSTEM	34
4.1. Charakteristické vlastnosti, rozdělení paměti	34
4.2. Hierarchie paměťového podsystemu	36
4.3. Peritové paměti	39
4.4. Polovodičové paměti	45
4.5. Pevné paměti	49
4.6. Programovatelná logická pole - PLA	52
5. OPERAČNÍ PODSYSTEM	54

- 5.1. Aritmetické operace v pevné řádové čárce
 - 5.1.1. Sčítání
 - 5.1.2. Odčítání
 - 5.1.3. Násobení
 - 5.1.4. Dělení
- 5.2. Aritmetické operace v pohyblivé řádové čárce
 - 5.2.1. Sčítání
 - 5.2.2. Odčítání
 - 5.2.3. Násobení
 - 5.2.4. Dělení
- 5.3. Logické operace
- 5.4. Operace speciální aritmetiky
 - 5.4.1. Posuny
 - 5.4.2. Odmocňování
 - 5.4.3. Převod celých dvojkově kódovaných čísel do dvojkové soustavy
 - 5.4.4. Převod dvojkového čísla do desítkové soustavy
- 6. ŘÍDÍCÍ PODSYSTÉM
 - 6.1. Výběrový a prováděcí cyklus řadiče
 - 6.2. Klasifikace instrukcí
 - 6.3. Způsoby klasického řízení
 - 6.3.1. Synchronní řízení
 - 6.3.2. Asynchronní řízení
 - 6.3.3. Kombinované řízení
 - 6.4. Mikroprogramové řízení
- 7. VSTUPNÍ A VÝSTUPNÍ PODSYSTÉM
 - 7.1. Kanály vstupu / výstupu
 - 7.2. Vnější paměti
 - 7.2.1. Magnetické páskové paměti
 - 7.2.2. Magnetické diskové paměti
 - 7.3. Přídavná zařízení s děrnými štítky
 - 7.3.1. Děrovače děrných štítků
 - 7.3.2. Snímače děrných štítků
 - 7.4. Přídavná zařízení s děrnou páskou
 - 7.4.1. Děrovače děrné pásky
 - 7.4.2. Snímače děrné pásky
 - 7.5. Elektrické psací stroje

7.6.	Tiskárny	96
7.6.1.	Paralelní bubnové tiskárny	96
7.6.2.	Sériová bodová tiskárna	97
7.6.3.	Nemechanické tiskárny	100
7.7.	Obrazovkové zobrazovací jednotky	101
7.7.1.	Abecedně - číslíkové zobrazovací jednotky	103
7.7.2.	Grafické zobrazovací jednotky	104
8.	ŘÍDÍCÍ POČÍTAČE	107
8.1.	Architektura řídicího počítače	107
8.2.	Přerušování programu	108
8.2.1.	Systém kruhového vyhledávání	110
8.2.2.	Systém s registrem přerušení	111
8.2.3.	Systém s pamětí stavu	112
8.2.4.	Vektorové přerušení	114
8.3.	Hodiny reálného času	114
8.4.	Ochrana paměti	116
8.5.	Jednotka styku s prostředím	117
8.5.1.	Analogové vstupy	117
8.5.2.	Analogové výstupy	132
8.5.3.	Číslíkové vstupy	140
8.5.4.	Číslíkové výstupy	142
8.6.	Funkce řídicího počítače v ASŘ TP	143
8.6.1.	Sledování výrobních procesů	144
8.6.2.	Řízení v režimu rádce operátora (ON LINE)	145
8.6.3.	Přímé řízení počítačem (IN LINE)	145
9.	HYBRIDNÍ VÝPOČETNÍ SYSTÉMY	151
10.	SYSTÉMY DÁLKOVÉHO ZPRACOVÁNÍ DAT	154
10.1.	Klasifikace systému dálkového zpracování dat	154
10.2.	Technické prostředky dálkového zpracování dat	157
11.	SYSTÉMY SE SDÍLENÍM ČASU	160
12.	PARALELNÍ PROCESORY (Multiprocesory)	165
12.1.	Sériový procesor s jedním tokem instrukcí a jedním tokem dat	165
12.2.	Řetěžený (pipe line) procesor s jedním tokem dat a vícenásobným tokem instrukcí	165
12.3.	Maticový procesor s jedním tokem instrukcí a vícenásobným tokem dat	165

12.4.	Multiprocesor s mnohonásobným tokem instrukcí a dat	16
13.	VÍCEPOČÍTAČOVÉ SOUSTAVY	16
13.1.	Způsoby propojování počítačů	17
14.	MIKROPROCESORY	17
14.1.	Architektura mikroprocesoru	17
14.2.	Technologie výroby mikroprocesorových obvodů	17
14.3.	Mikroprocesor 8080	17
14.3.1.	Architektura mikroprocesoru 8080	18
14.3.2.	Příznakové bity	18
14.3.3.	Instrukční cykl, strojový cykl a hodinový cykl	18
14.3.4.	Časování a synchronizace, sled stavů	18
14.3.5.	Soubor instrukcí	19
14.3.6.	Přerušení	19
15.	MIKROPOČÍTAČE	19
15.1.	Architektura mikropočítačů	19
15.1.1.	Struktura vnějších sběrnic mikroprocesoru	19
15.1.2.	Komunikace mikropočítače s periferním zařízením	19
15.2.	Programové prostředky mikropočítačů	20
15.3.	Oblesti využití mikroprocesorů	20
15.4.	Architektura mikropočítače s mikroprocesorem 8080	20
15.4.1.	Generátor hodinových impulsů	20
15.4.2.	Systémový řadič a budič datové sběrnice	21
15.4.3.	Paměť	21
15.4.4.	Další doplňující obvody	21
16.	SYSTÉM MALÝCH ELEKTRONICKÝCH POČÍTAČŮ / SMEP	21
16.1.	SMEP I	21
16.1.1.	Architektura minipočítače SM-1	21
16.1.2.	Architektura minipočítače SM-2	21
16.1.3.	Architektura minipočítače SM-3	21
16.1.4.	Architektura minipočítače SM-4	22
16.2.	SMEP II	23
16.2.1.	SM 50/40 - 1	23
16.2.2.	Mikropočítačový vývojový systém MVS - VÚVT	23
16.2.3.	SM 50/50 - 1	23
16.2.4.	Architektura systému SM - 52	23
16.2.5.	SM 53/10	23

17.	JEDNOTNÝ SYSTÉM ELEKTRONICKÝCH POČÍTAČŮ - JSEP	239
17.1.	JSEP I	239
17.2.	JSEP II	240
17.2.1.	Počítač EC 1015'	242
17.2.2.	Počítač EC 1035	242
17.2.3.	Počítač EC 1025	244
17.2.4.	Počítač EC 1045	248
17.2.5.	Počítač EC 1055	248
17.2.6.	Počítač EC 1060	249
17.2.7.	Počítač EC 1065	250
17.3.	JSEP III	

PŘÍLOHY

A	kód EBCDIC	252
B	Slovníček základních pojmů z oblasti výpočetní techniky	

LITERATURA