

	str.
Předmluva	3
1. <u>Signály impulsové techniky</u>	9
1.1. Základní průběhy impulsů	9
1.1.1. Po úsecích lineární signály	9
1.1.2. Signály z částí sinusovky	10
1.1.3. Signály z částí exponenciálních průběhů	10
1.2. Parametry impulsů	11
1.3. Spektrum periodického impulsního signálu	12
1.4. Literatura	13
2. <u>Lineární tvarování impulsů</u>	14
2.1. Tvarování derivačním RC obvodem	14
2.2. Tvarování integračním RC obvodem	18
2.3. Kompenzace odporového děliče napětí	21
2.4. Tvarování RL obvody	23
2.5. Kompenzace indukční zátěže	23
2.6. Literatura	24
3. <u>Nelineární tvarování impulsů</u>	25
3.1. Spínací obvody	25
3.1.1. Dioda jako spínač	26
3.1.2. Tranzistor jako spínač	27
3.1.2.1. Statické vlastnosti tranzistorového spínače	27
3.1.2.2. Dynamické vlastnosti tranzistorového spínače	29
3.1.3. Tranzistorový spínač obou polarit napětí	33
3.2. Omezovače	35
3.3. Upínací obvody	39
3.4. Literatura	41
4. <u>Zesilovače impulsů</u>	42
4.1. Tranzistorový zesilovač impulsů	42
4.2. Emitorový sledovač	44
4.3. Literatura	45
5. <u>Tranzistorové klopné obvody</u>	46
5.1. Základní druhy klopných obvodů	46
5.2. Bistabilní klopné obvody	48
5.3. Monostabilní klopné obvody	52
5.4. Astabilní klopné obvody	56
5.5. Korekce náběžné hrany výstupních impulsů	57
5.6. Literatura	59
6. <u>Logické obvody</u>	60
6.1. Úvod	60
6.2. Booleova algebra	61
6.3. Kombinační logické funkce	61
6.3.1. Logické funkce dvou a více proměnných	62
6.3.2. Prahové a majoritní funkce	63
6.3.3. Vyjádření logických funkcí	65
6.3.4. Zjednodušování logických funkcí	68
6.3.4.1. Přímé použití pravidel Booleovy algebry	68
6.3.4.2. Minimalizace logických funkcí v mapě	69
6.3.4.3. Metoda minimalizace Quine-McCluskey	71
6.6. Vybrané typy unipolárních pamětí	77

6.3.4.4.	Zjištění prostých implikant z 1 a 0 bodů funkce	73
6.4.	Syntéza kombinačních logických obvodů	74
6.4.1.	Syntéza logických funkcí pomocí vybraného úplného souboru logických funkcí	74
6.4.2.	Hazard v kombinačních logických obvodech	75
6.4.3.	Kódy a kódování dekadických čísel	76
6.4.4.	Prostředky pro realizaci kombinačních logických obvodů	79
6.4.5.	Příklad syntézy kombinačního obvodu	80
6.5.	Sekvenční logické obvody	81
6.5.1.	Asynchronní sekvenční logické obvody jako kombinační síť se zpětnou vazbou	82
6.5.1.1.	Syntéza asynchronních sekvenčních obvodů	83
6.5.1.2.	Příklad syntézy jednoduché sledové funkce	98
6.5.2.	Syntéza asynchronních sekvenčních logických obvodů se zvláštním zpožděním	100
6.5.2.1.	Příklad syntézy asynchronní sekvenční logické funkce se zvláštním zpožděním	100
6.5.2.2.	Příklad použití pomocné časové funkce při syntéze obvodů se zvláštním zpožděním	102
6.6.	Syntéza sekvenčních logických obvodů s použitím paměťových členů	104
6.6.1.	Syntéza asynchronních úrovnňových sekvenčních logických obvodů	109
6.6.1.1.	Příklad syntézy úrovnňových asynchronních sekvenčních logických obvodů	111
6.6.2.	Syntéza asynchronních logických obvodů s pulsním vstupem	112
6.6.2.1.	Příklad syntézy pulsních asynchronních sekvenčních obvodů	117
6.6.3.	Syntéza synchronních sekvenčních logických obvodů	118
6.6.3.1.	Příklad syntézy synchronních sekvenčních logických obvodů	121
6.6.4.	Syntéza sekvenčních logických obvodů řízených hodinovým signálem	123
6.6.4.1.	Syntéza synchronních sekvenčních logických obvodů řízených hodinovým signálem	123
6.6.4.2.	Syntéza asynchronních sekvenčních logických obvodů řízených hodinovým signálem	128
6.7.	Literatura	131
7.	<u>Aplikace logických obvodů</u>	132
7.1.	Logické obvody TTL	137
7.1.1.	Základní hradlo NAND, NOR	137
7.1.1.1.	Přenosová charakteristika	138
7.1.1.2.	Vstupní charakteristika	139
7.1.1.3.	Výstupní charakteristiky	139
7.1.1.4.	Logický zisk a vzájemné propojení hradel	140
7.1.1.5.	Odběrová charakteristika	141
7.1.1.6.	Dynamické parametry	142
7.1.1.7.	Šumová imunita	142
7.1.1.8.	Funkce obvodu mimo dovolenou pracovní oblast	143
7.1.2.	Variety výstupních obvodů hradel TTL	144
7.1.3.	Parametry a srovnání obvodů TTL řady N,L,H,S,LS	146
7.2.	Vznik a odstranění rušení v zařízeních s obvody TTL	148

7.2.1.	Vnější rušení	149
7.2.2.	Rušení v důsledku nepřizpůsobeného vedení logických signálů	149
7.2.3.	Přeslechy	152
7.2.4.	Rušení do nepoužitých vstupů	153
7.2.5.	Rušení v obvodech napájení	154
7.3.	Obvody pro úpravu vstupních signálů	156
7.3.1.	Úprava vstupní úrovně na úroveň TTL	156
7.3.2.	Ošetření kontaktních vstupů	157
7.3.3.	Optické a magnetosenzitivní vstupy	158
7.3.4.	Tvarování vstupních signálů	159
7.4.	Obvody pro úpravu výstupních signálů	160
7.4.1.	Úprava výstupní úrovně a výkonu	161
7.4.2.	Obvody indikace	162
7.4.3.	Obvody připojení výkonových spinačů a indukčností	163
7.5.	Obvody přenosu dat po dlouhém vedení	163
7.6.	Monostabilní klopné obvody	166
7.6.1.	Monostabilní klopné obvody s náběžnou aktivní hranou	166
7.6.2.	Monostabilní klopné obvody se spádovou aktivní hranou	167
7.6.3.	Obvody pro zpoždění pulsu a tvarování hrany	168
7.6.4.	Integrované monostabilní klopné obvody	169
7.7.	Generátory pulsů	172
7.7.1.	Astabilní klopné obvody	172
7.7.2.	Generátory pulsů se zvýšenou odolností vůči rušení	175
7.7.3.	Generátory pulsů odvozených od síťového kmitočtu	176
7.8.	Kombinační logické obvody	177
7.8.1.	Kodéry, dekodéry a převodníky kódů	177
7.8.2.	Detektory chyb kódů, paritní generátory	181
7.8.3.	Aritmetické obvody	182
7.8.4.	Komparátory čísel	185
7.8.5.	Multiplexery a demultiplexery	187
7.8.5.1.	Použití multiplexerů a demultiplexerů	188
7.9.	Sekvenční logické obvody	190
7.9.1.	Čítače	192
7.9.1.1.	Asynchronní čítače	192
7.9.1.2.	Synchronní čítače	195
7.9.2.	Děliče frekvence	199
7.9.3.	Vyrovňovací paměti	201
7.9.4.	Posuvné registry	202
7.9.5.	Programovatelné děliče frekvence	207
7.10.	Literatura	213
8.	<u>Polovodičové paměti</u>	214
8.1.	Úvod	214
8.2.	Rozdělení pamětí	214
8.3.	Základní struktura paměťových buněk	216
8.4.	Struktura pamětí a jejich řazení	218
8.5.	Vybrané typy bipolárních pamětí	219
8.5.1.	MH7489 (RAM 64 bit)	219
8.5.2.	MH74S201 (RAM 256 bitů)	221
8.5.3.	MH74188 (PROM 256 bitů)	222
8.6.	Vybrané typy unipolárních pamětí	223

8.6.1.	MHB1902 (statická RAM 1K bit)	22
8.6.2.	MHB2102 (statická RAM 1K bit)	225
8.6.3.	I2111 (statická RAM 1K bit)	226
8.6.4.	I2114 (statická RAM 4K bitů)	227
8.6.5.	I2708 (EPROM 8K bitů)	228
8.6.6.	I2716 (EPROM 16K bitů)	230
8.6.7.	MHD4116 (dynamická RAM 16K bitů)	231
8.7.	Literatura	233
9.	<u>Zobrazovací systémy</u>	234
9.1.	Úvod	234
9.2.	Zobrazovací prvky realizované LED	234
9.3.	Zobrazovací jednotky	235
9.3.1.	Zobrazovací jednotky s prvky LED	235
9.3.2.	Zobrazovací jednotky s kapalnými krystaly	236
9.4.	Ovládání zobrazovacích systémů (displejů)	237
9.4.1.	Statické ovládání zobrazovacích systémů	238
9.4.2.	Dynamické ovládání zobrazovacích systémů	239
9.5.	Literatura	241