

# OBSAH

<b>1.</b>	<b>ZPŮSOBY REALIZACE ČÍSLICOVÝCH SUBSYSTÉMŮ.....</b>	<b>3</b>
<b>2.</b>	<b>ZÁKLADNÍ POZNATKY O PROGRAMOVATELNÝCH OBVODECH.....</b>	<b>4</b>
2.1	Typy struktur používané v obvodech PLD.....	5
2.2	Vývoj obvodů PLD a jejich označování.....	8
2.3	Vývoj aplikací obvodů PLD a FPGA.....	13
2.4	Programování obvodů PLD.....	16
<b>3.</b>	<b>REALIZACE KOMBINAČNÍCH LOGICKÝCH FUNKCÍ v obvodech PLD.....</b>	<b>18</b>
3.1	Převodník binárního kódu na Grayův a naopak.....	20
3.1.1	Iterativní přístup.....	21
3.2	Číslicové komparátory.....	22
3.2.1	Iterativní přístup.....	22
3.3	Sčítačky a další aritmetické obvody.....	24
<b>4.</b>	<b>ASYNCHRONNÍ KLOPNÉ OBVODY a jejich realizace v obvodech PLD ....</b>	<b>25</b>
4.1	Klopné obvody typu RS.....	25
4.2	Klopné obvody typu D se statickým řízením.....	26
<b>5.</b>	<b>ČÍTAČE .....</b>	<b>27</b>
5.1	Přídavné prvky používané při implementaci čítačů v programovatelných obvodech.....	28
5.2	Binární čítače .....	30
5.3	Čítače pracující v kódu BCD.....	32
5.4	Čítače pracující v Grayově kódu.....	35
5.4.1	Základní typ Grayova čítače.....	35
5.4.2	Grayův čítač s pomocným bitem.....	37
<b>6.</b>	<b>STAVOVÉ AUTOMATY .....</b>	<b>40</b>
6.1	Transformace stavového automatu Moorova typu na Mealyho typ a naopak.....	45
6.2	Zjednodušování stavových diagramů .....	46
6.3	Způsoby kódování stavů.....	46
6.4	Nepřístupné stavy.....	48
6.5	Časové parametry stavových automatů.....	49
6.6	Příklady stavových automatů .....	50

<b>7.</b>	<b>PŘÍLOHY .....</b>	<b>52</b>
7.1	Příklad typické řady obvodů CPLD: řada XC9500XL (Xilinx).....	52
7.2	Časové parametry subsystémů realizovaných v obvodech PLD .....	60
<b>8.</b>	<b>LITERATURA.....</b>	<b>62</b>

## ZKRATKY

ASIC	Application Specific Integrated Circuits
CAD	Computer Aided Design
CMOS	Complementary Metal-Oxid-Semiconductor
CPLD	Complex PLD
ECL	Emitter Coupled Logic
EEPROM	Electrically Erasable PROM
FPGA	Field Programmable Gate Arrays
GAL	Generic Array Logic
HDL	Hardware Description Language
ISP	In-System Programmable
JTAG	Joint Test Action Group
MAPL	Multiple Arrays Programmable Logic
LCA	Logic Cell Arrays
PAL	Programmable Array Logic
PLA	Programmable Logic Array
POS	Product Of Sums
PLD	Programmable Logic Devices
PROM	Programmable Read Only Memory
SOP	Sum Of Products
SPLD	Simple PLD
SRAM	Static Random Access Memory