

Stručný obsah

ČÁST 1

Základní a obecné informace

| | |
|------------------|----|
| 1. Komponenty PC | 43 |
|------------------|----|

ČÁST 2

Mikroprocesory osobních počítačů

| | |
|---|-----|
| 2. Základy technologie mikroprocesorů | 107 |
| 3. Všechno začalo u praotce 8086 | 125 |
| 4. Sestupná kompatibilita – 80286 | 137 |
| 5. Vstup do 32bitového světa – Procesor 80386 | 149 |
| 6. Programování a druhy režimů | 181 |
| 7. Rychlá vyrovnávací paměť – cache | 231 |
| 8. Všechno v jednom – procesor i486 | 247 |
| 9. Koprocesory a deriváty CPU 386/486 | 287 |
| 10. Pentium | 325 |
| 11. Mikroprocesory kompatibilní s Pentiem | 393 |
| 12. Čistě 32bitová technologie – PentiumPro | 429 |
| 13. Pentium II, Pentium III a Celeron | 473 |
| 14. Athlon a Duron | 495 |
| 15. Pentium 4 | 515 |

ČÁST 3

Paměti, čipové sady a support čipy

| | |
|---------------------------------------|-----|
| 16. Paměťové čipy – paměť počítače | 545 |
| 17. Čipové sady | 597 |
| 18. Hardwarová přerušení a DMA | 629 |
| 19. Periferní jednotky základní desky | 671 |

ČÁST 4**Architektury a sběrnicevé systémy osobních počítačů**

| | |
|--|-----|
| 20. Sběrnicevé systémy v PC | 709 |
| 21. 16bitová architektura – sběrnice ISA | 725 |
| 22. Sběrnice PCI | 755 |
| 23. Accelerated Graphics Port | 837 |
| 24. Sloty riserů | 855 |

ČÁST 5**Mechaniky a jejich rozhraní – EIDE a SCSI**

| | |
|---|-----|
| 25. Základy magnetického záznamu a organizace dat | 867 |
| 26. Pevné disky | 893 |
| 27. SCSI | 931 |
| 28. Optické mechaniky | 955 |

ČÁST 6**Rozhraní, LAN a programování**

| | |
|---------------------------------------|------|
| 29. Paralelní rozhraní | 969 |
| 30. Sériové rozhraní | 985 |
| 31. PCMCIA a Card Bus | 1015 |
| 32. Universal Serial Bus | 1033 |
| 33. FireWire | 1043 |
| 34. Lokální sítě | 1051 |
| 35. Programování hardwaru pod Windows | 1121 |

PŘÍLOHA**Kódy ASCII a klávesové kódy**

Obsah

ČÁST 1

Základní a obecné informace 41

KAPITOLA 1

Komponenty PC 43

Vnitřní struktura PC 47

Skříň 47

Zdroj napájení 50

Základní deska 54

CMOS-RAM 59

BIOS 60

Mechaniky 63

Grafický adaptér 68

Zvuk 70

Konektory 70

Vícekanálový zvuk 72

Přehled funkcí zvukových karet 73

Vzorkování 75

Standard MIDI 76

Syntezátor 79

Sítě a LAN adaptéry 81

Periférie PC 84

Monitor 84

Klávesnice 89

Myš 90

Tiskárna a paralelní rozhraní 91

Paralelní rozhraní 92

Skener 94

Modemy a sériové rozhraní 96

Modemy 96

Sériové rozhraní 99

ISDN a ADSL 100

ISDN 100

ADSL 101

ČÁST 2**Mikroprocesory osobních počítačů 105****KAPITOLA 2****Základy technologie mikroprocesorů 107**

Polem řízený tranzistor 108

Základy strojového zobrazení informací 111

Desítková a dvojková soustava 112

Kód ASCII 113

Záporná celá čísla a dvojkový doplněk 113

Šestnáctková čísla 114

BCD čísla 115

Notace Little-Endian a Big-Endian 115

Hradla 116

Základní logické prvky 116

Inventory CMOS jako prvky s nízkým příkonem (Low-Power) 118

Jeden příklad: 1bitová sčítačka 120

CPU jako centrální součást všech počítačů 121**KAPITOLA 3****Všechno začalo u praotce 8086 125****Kontakty a signály 8086 126**

AD15-AD0 (I/O) 126

A19-A16/S6-S3 (O) 127

BHE___/S7 (O) 127

CLK (I) 127

INTR (I) 127

MN/MX___ (I) 127

NMI (I) 127

RD (O) 128

READY (I) 128

RESET (I) 128

TEST___ (I) 128

Vcc (I) 128

GND 128

S2_, S1_, S0_ (O) 128

RQ___/GT0___, RQ___/GT1___ (I/O) 129

LOCK___ (O) 129

QS1, QS0 (O) 129

ALE 129

DEN (O) 129

DT/R_ (O) 129

HOLD, HLDA (I, O) 130

| | |
|--|------------|
| INTA____ (O) | 130 |
| M/IO____, W/R_ (O, O) | 130 |
| Provozní režimy a řadič sběrnice 8288 | 130 |
| 8086 Real Mode | 131 |
| Přístup k paměti | 131 |
| T1 | 131 |
| T2 | 131 |
| T3 | 131 |
| T4 | 132 |
| T1 | 133 |
| T2 | 133 |
| T3 | 133 |
| T4 | 133 |
| Hranice slov | 133 |
| Přístup k adresovému prostoru I/O | 134 |
| Reset 8086 | 134 |
| Procesor 8088 | 134 |
| Procesor 80186/88 | 136 |

KAPITOLA 4

Sestupná kompatibilita – 80286 137

Kontakty a signály procesoru 80286 138

| | |
|---|-----|
| A23-A0 (O) | 139 |
| BHE____ (O) | 139 |
| BUSY____, ERROR____, (I, I) | 139 |
| CAP (I) | 139 |
| CLK (I) | 139 |
| COD/INTA____, M/IO____, S1____, S0____ (O, O, O, O) | 139 |
| D15-D0 (I/O) | 140 |
| HOLD, HLDA (I, O) | 140 |
| INTR (I) | 140 |
| LOCK____ (O) | 140 |
| NMI (I) | 140 |
| PEREQ, PEA____ CK____ (I, O) | 140 |
| REA____ DY____ (I) | 140 |
| RESET (I) | 140 |
| Vcc (I) | 141 |
| GND (I) | 141 |

Registry 80286 141

Protected Mode procesoru 80286 141

Registr pro správu paměti u 80286 141

Deskriptory segmentů 80286 142

Typy segmentů a přístupů u 80286 143

Aplikační segmenty 143

| | |
|--|------------|
| Systémové segmenty a brány | 143 |
| Multitasking, 80286 TSS a Task Gate 80286 | 144 |
| Ochrana 80286 pro adresový prostor I/O | 144 |
| Cykly sběrnice a pipelining u 80286 | 145 |
| Zvláštní cykly | 145 |
| Pipelining | 146 |
| Hranice slov | 146 |
| Reset 80286 | 147 |

KAPITOLA 5

Vstup do 32bitového světa

– Procesor 80386

149

| | |
|--|------------|
| Kontakty a signály procesoru 80386 | 150 |
| A31–A2 (O) | 150 |
| ADS___ (O) | 150 |
| BE0___–BE3___ (O) | 151 |
| BS16 (I) | 151 |
| BUSY____, ERROR_____ (I, I) | 152 |
| CLK2 (I) | 152 |
| D31–D0 (I/O) | 152 |
| HOLD, HLDA (I, O) | 152 |
| INTR (I) | 152 |
| LOCK_____ (O) | 152 |
| M/IO___, D/C_, W/R_ (O, O, O) | 152 |
| NA___ (I) | 153 |
| NMI (I) | 153 |
| PEREQ (I) | 153 |
| REA___DY___ (I) | 153 |
| RESET (I) | 153 |
| Vcc (I) | 153 |
| GND (I) | 154 |
| volný | 154 |
| Fyzikální přístup k paměti a na porty | 154 |
| Cyklus sběrnice pro čtecí přístup | 155 |
| Cyklus sběrnice pro zápisový přístup | 157 |
| Čekací cykly neboli Waitstates | 158 |
| Pipelining a adresování s pipeliningem | 159 |
| Hranice dvojslova | 160 |
| Zvláštní cykly | 162 |
| Datová sběrnice a duplikace zapisovaných dat | 163 |
| Adresový prostor I/O a periférie | 164 |
| Adresování I/O | 164 |
| Cykly I/O | 165 |
| Registry | 165 |

| | |
|--|-----|
| Přehled registrů | 166 |
| Segmentování | 167 |
| Víceúčelové a segmentové registry | 170 |
| Akumulátor EAX | 171 |
| Bázový registr EBX | 172 |
| Registr čítače ECX | 172 |
| Datový registr EDX | 172 |
| Bázový ukazatel EBP | 172 |
| Adresa zdroje (Source-Index) ESI | 173 |
| Adresa cíle (Destination-Index) EDI | 173 |
| Kódový segment CS | 174 |
| Datový segment DS | 174 |
| Segment zásobníku SS | 174 |
| Extra segmenty ES, FS, GS | 174 |
| Příznaky | 174 |
| Carry (přenos; od 8086) | 175 |
| Parity (parita; od 8086) | 175 |
| Auxiliary Carry (dodatečný přenos; od 8086) | 175 |
| Zero (nula; od 8086) | 175 |
| Sign (znaménko; od 8086) | 175 |
| Trap (jednotlivý krok; od 8086) | 175 |
| Interrupt Enable (povolit přerušení; od 8086) | 175 |
| Direction (směr; od 8086) | 176 |
| Overflow (přetečení; od 8086) | 176 |
| I/O-Protection-Level (úroveň ochrany I/O; od 80286) | 176 |
| Nested Task (vnořený proces; 80286) | 176 |
| Resume (opakovaný start; od 80386) | 176 |
| Virtual-80386-Mode (virtuální režim 8086; od 80386) | 176 |
| Řídící registr a registr pro správu paměti | 177 |
| PE (Protection Enable, aktivovat Protected Mode; od 80286) | 177 |
| MP (Monitor Coprocessor, kontrola koprocesoru; od 80286) | 178 |
| EM (Emulate Coprocessor, emulace koprocesoru; od 80286) | 178 |
| TS (Task Switched, přepínání procesů; od 80286) | 178 |
| ET (Extension Type; od 80386) | 178 |
| PG (Paging; od 80386) | 178 |

KAPITOLA 6

| | |
|---|------------|
| Programování a druhy režimů | 181 |
| Kódový segment a čítač instrukcí | 182 |
| Segment zásobníku a ukazatel zásobníku | 183 |
| Datový segment DS a adresování | 185 |
| Druhy adresování a kódování příkazů | 185 |
| Programování na úrovni procesoru: Mnemonics a Assembler | 185 |
| Druhy adresování | 186 |
| Kódování příkazů | 187 |
| Načítání příkazů a prefetching | 189 |

| | |
|---|------------|
| Real Mode, High Memory Area a HIMEM.SYS | 190 |
| Interrupts (přerušeni) a Exceptions (výjimky) | 192 |
| Softwarová přerušeni | 192 |
| Hardwarová přerušeni | 194 |
| Výjimky | 194 |
| Protected Mode | 196 |
| Selektory segmentů, deskriptory segmentů a úrovně oprávnění | 196 |
| Globální a lokální tabulka deskriptorů | 201 |
| Přepnutí do režimu Protected Mode | 204 |
| Adresování paměti v režimu Protected Mode | 204 |
| Předání řízení a Call Gates (brány pro předání řízení) | 205 |
| Tabulka deskriptorů přerušeni | 209 |
| Multitasking, TSS a Task Gate | 210 |
| Ochrana adresového prostoru I/O | 214 |
| Příznak IOPL | 214 |
| I/O – Permission Bit Map | 214 |
| Výjimky a ochranné mechanismy v režimu Protected Mode | 216 |
| Stránkování | 217 |
| Logické, lineární, fyzikální adresy a stránkování | 217 |
| Page Directory, Page Tables a Page Frames | 219 |
| Testovací registry TR6 a TR7 | 223 |
| Režim Virtual-8086-Mode | 225 |
| Virtuální stroje a Virtual-8086-Monitor | 225 |
| Adresy v režimu Virtual-8086-Mode | 225 |
| Vstup do režimu Virtual-8086-Mode a výstup z něj | 226 |
| Procesy v režimu Virtual-8086-Mode | 227 |
| <hr/> | |
| KAPITOLA 7 | |
| Rychlá vyrovnávací paměť – cache | 231 |
| Princip a strategie cache | 232 |
| Organizace paměti cache a asociativní paměť | 234 |
| Tag | 235 |
| Set (sada) | 236 |
| Cesta | 236 |
| Cache line | 236 |
| Asociativní paměť | 236 |
| Stanovení úspěšného zásahu a optimální velikost cache | 237 |
| Strategie nahrazování | 239 |
| Paměti cache na čipu a second level cache | 240 |
| Koherence cache a protokol MESI | 241 |
| Čtyři stavy MESI | 241 |
| Modified M (modifikovaný) | 241 |
| Exclusive E (výlučný) | 241 |

| | |
|--|------------|
| Shared S (sdílený) | 241 |
| Invalid I (neplatný) | 242 |
| Stavové přechody MESI | 242 |
| Zápisové přístupy: | 243 |
| Dotazovací cykly (snooping): | 244 |
| Subsystémy L2 cache a koherentní protokol | |
| MESI pro paměť cache | 244 |
| Pipelined Burst cache | 246 |

KAPITOLA 8

Všechno v jednom – procesor i486 247

Kontakty a signály procesoru i486 248

| | |
|--------------------------------------|-----|
| A31–A2 (O; A31–A4:I/O) | 249 |
| A20M_____ (I) | 249 |
| ADS_____ (O) | 250 |
| AHOLD (I) | 250 |
| BE0____–BE3_____ (O) | 250 |
| BLA_____ST_____ (O;) | 251 |
| BOFF_____ (I) | 251 |
| BRDY_____ (I) | 251 |
| BREQ (O) | 251 |
| BS16_____, BS8_____ (I, I) | 251 |
| CLK (I) | 251 |
| D31–D0 (I/O) | 251 |
| DP0–DP3 (I/O) | 252 |
| EADS_____ (I) | 252 |
| FERR_____ (O) | 252 |
| FLU_____SH_____ (I) | 252 |
| HOLD, HLDA (I, O) | 252 |
| IGN_____NE_____ (I) | 252 |
| INTR (I) | 252 |
| KEN_____ (I) | 252 |
| LOCK_____ (O) | 253 |
| M/IO____, D/C____, W/R____ (O, O, O) | 253 |
| NMI (I) | 253 |
| PCHK_____ (O) | 253 |
| PLO_____CK_____ (O) | 253 |
| PWT, PCD (O, O) | 253 |
| RDY_____ (I) | 254 |
| RESET (I) | 254 |
| Vcc (I) | 254 |
| GND (I) | 254 |
| Volný | 254 |

Vnitřní struktura i486 254

RISC nebo CISC? 256

Mikrokódování 256



| | |
|---|------------|
| Redukce na to nejpodstatnější | 260 |
| Zredukována sada instrukcí a pevně propojené příkazy | 261 |
| Pipelining příkazů | 261 |
| Blokování pipeline neboli interlocky | 263 |
| Horizontální formát strojového příkazu | 264 |
| Registrové soubory | 264 |
| Zvláštnosti procesorů RISC na úrovni softwaru | 265 |
| Procesor RISC a kompilátor jako nedělitelná jednotka | 265 |
| Delayed Jump, Delayed branch a Branch Delay Slots | 266 |
| Pipeline | 267 |
| Paměť cache na čipu | 269 |
| Rozdílné a společné znaky procesorů i486 a 80386/80387 | 271 |
| Rozdíly ve struktuře registrů | 271 |
| Rozdíly ve správě paměti | 273 |
| Reset procesoru i486 | 274 |
| Režim Real Mode u procesoru i486 | 275 |
| Režim Protected Mode u procesoru i486 | 275 |
| Režim Virtual-8086-Mode u procesoru i486 | 275 |
| Integer Core a jednotka s pohyblivou řádovou čárkou | 275 |
| Výjimky FPU | 276 |
| Translation Lookaside Buffer (TLB) | 276 |
| Sběrnice procesoru i486 | 276 |
| Burst cykly | 276 |
| Zvláštní cykly | 278 |
| Cykly zrušení platnosti | 278 |
| Testovací funkce | 279 |
| Interní automatický test BIST | 279 |
| Kontrola TLB | 279 |
| Kontrola paměti cache na čipu | 280 |
| Přístupy k vyrovnávací paměti cache | 281 |
| Zápis do paměti cache | 282 |
| Vyprázdnění paměti cache | 282 |
| Testovací režim Tristate | 282 |
| JTAG Boundary Scan Test | 282 |
| TCK (I) | 283 |
| TDI (I) | 283 |
| TDO (O) | 283 |
| TRST _____ (I) | 283 |
| TMS (I) | 283 |
| Adresový prostor procesoru i486 | 286 |



KAPITOLA 9

Koprocesory a deriváty CPU 386/486 287**Matematické koprocesory 288**

Exkurze za čísla – zobrazení čísel s pohyblivou
řádkovou čárkou 290

Vědecká notace a zobrazení s posunutím o „n“ 290

Standard – formáty IEEE 292

Funkce a struktura 294

Výjimky koprocesoru 80387 300

Protected Mode a výpisy paměti ukazatelů
příkazů a datových ukazatelů 301

Deriváty procesoru 386 303

Odtučňovací kúra – SX-varianty procesorů 303

Jednotky CPU 386 od jiných výrobců 305

Procesory AMD 386 305

Am386DX/Am386SX 305

Am386DXL/Am386SXL 305

Am386DXLV/Am386SXLV 306

Procesory Cyrix 386 (486xLC) 307

CPU 386 a 486 v přehledu 307

Deriváty procesoru 486 309

i486SX a i487SX 309

Varianty pouzder 309

JTAG Boundary Scan Test 311

Upgrade i486SX – i487SX 311

Procesory i486DX2 s interním zdvojnásobením taktu 313

Problémy s taktovacími rychlostmi 313

Interní zdvojnásobení taktu 314

i486DX4 316

Připojovací schéma 316

Příznaky, řídicí registr s rozšířením režimu Virtual-8086-Mode 318

Identifikace i486DX4 s CPUID 319

Možnosti úspory elektrického proudu 320

Stop Clock Mode 320

Další CPU 486 321

Am486DX/Am486SX 321

Am486DXLV/Am486SXLV 321

Am486DX2 322

Am486DX4 322

Am5x86 a CPUID u AMD 322

CPU Cyrix 323

CPU od IBM 323

KAPITOLA 10

Pentium

325

Kontakty a signály

326

| | |
|---|-----|
| A20M_____ (I) | 327 |
| A31-A3 (O; A31-A5: I/O) | 327 |
| ADS____ (O; Dual: I/O) | 328 |
| ADSC_____ (O; Dual: I/O) | 328 |
| AHO____ LD____ (I) | 329 |
| AP (I/O) | 329 |
| APC____ HK____ (O) | 329 |
| BE7____-BE0____ (O; Reset: BE4____-BE0____ I/O) | 329 |
| BF1, BF0 (I) | 329 |
| BOFF_____ (I) | 330 |
| BP3-BP2, PM1/BP1-PM0/BP0 (O) | 330 |
| BRDY_____ (I) | 330 |
| BRD____ YC____ (I) | 330 |
| BREQ (O) | 330 |
| BUS____ CHK_____ (I) | 331 |
| CAC____ HE____ (O; Dual: I/O) | 331 |
| CLK (I) | 331 |
| CPUTYP (I) | 331 |
| D63-D0 (I/O) | 331 |
| D/C_, M/IO____, W/R_ (O, O, O; Dual: I/O, I/O, I/O) | 332 |
| D/P____ (O) | 332 |
| DP7-DP0 (I/O) | 332 |
| EADS_____ (I) | 332 |
| EWBE_____ (I) | 333 |
| FERR_____ (O) | 333 |
| FLU____ SH____ (I) | 333 |
| FRC____ MC____ (I) | 333 |
| HIT____ (O; Dual: I/O) | 333 |
| HITM_____ (O; Dual: I/O) | 333 |
| HOLD, HLDA (I, O; Dual: I/O) | 334 |
| IERR_____ (O) | 334 |
| IGN____ NE____ (I) | 334 |
| INIT (I) | 334 |
| INTR/LINT0 (I) | 334 |
| INV (I) | 335 |
| KEN____ (I) | 335 |
| LOCK_____ (O; Dual: I/O) | 335 |
| NA____ (I) | 335 |
| NMI/LINT (I) | 335 |
| PBR____ EQ____, PBG____ NT____ (I/O) | 336 |
| PCD, PWT (O, O) | 336 |
| PCHK_____ (O) | 336 |
| PEN____ (I) | 336 |
| PHIT____, PHI____ TM____ (I/O) | 336 |
| PICCLK (I) | 336 |

| | |
|--|------------|
| PICD0/DPEN_____ (I/O) | 337 |
| PICD1/APICEN (I/O; RESET: I) | 337 |
| PRDY (O) | 337 |
| RESET (I) | 337 |
| R/S_ (I) | 337 |
| SCYC (O; Dual: I/O) | 337 |
| SMI_____ (I) | 338 |
| SMI_____ACT_____ (O) | 338 |
| STP_____CLK_____ (I) | 338 |
| TCK (I) | 338 |
| TDI (I) | 338 |
| TDO (O) | 338 |
| TMS (I) | 338 |
| TRST_____ (I) | 338 |
| WB/WT_____ (I) | 339 |
| volný | 339 |
| INC | 339 |
| Vcc (I) | 339 |
| GND (I) | 339 |
| Vnitřní stavba Pentia | 339 |
| Integer pipeline U a V | 341 |
| Struktura pipeline | 341 |
| Instrukční pipelining a přerušení | 343 |
| Párování příkazů v integer pipeline | 343 |
| Pravidla pro párování | 344 |
| Pravidlo 1 | 344 |
| Pravidlo 2 | 344 |
| Pravidlo 3 | 344 |
| Pravidlo 4 | 344 |
| Pravidlo 5 | 345 |
| Pravidlo 6 | 345 |
| Výjimky | 345 |
| Odchylka od pravidla 1 | 346 |
| Odchylka od pravidla 4 | 346 |
| Implicitní párování příkazů mikrokódem CISC | 346 |
| Pipeline s pohyblivou řádovou čárkou | 346 |
| Struktura pipeline s pohyblivou řádovou čárkou | 346 |
| Párování příkazů | 348 |
| Pravidlo 1 | 348 |
| Pravidlo 2 | 348 |
| Pravidlo 3 | 348 |
| Pravidlo 4 | 348 |
| Serializace příkazů | 348 |
| Dynamická předpověď větvení, Branch Prediction Logic | 349 |
| Struktura a funkce logiky pro předpovídání větvení | 349 |
| Důsledky předpovědi větvení – příklad | 350 |
| Paměti cache na čipu u Pentia | 351 |
| Datová a kódová paměť cache na čipu | 351 |
| Translation Lookaside Buffer | 351 |

| | |
|---|------------|
| Provozní režimy a řídicí registry paměti cache na čipu | 352 |
| Cachování na úrovni stránky | 354 |
| Kompatibilita Pentia | 355 |
| Rozšíření registrů u Pentia | 355 |
| Příznaky EFlags u Pentia | 355 |
| Řídicí registr CR4 | 356 |
| Modelové registry | 357 |
| Řídicí registr TR12 (Feature) | 358 |
| Režim Real Mode u Pentia | 359 |
| Režim Protected Mode u Pentia | 359 |
| Režim Virtual-8086-Mode u Pentia | 359 |
| Režim Virtual-8086-Mode u Pentia kompatibilní s i386/i486 | 360 |
| Rozšíření režimu Virtual-8086-Mode u Pentia | 360 |
| Pentium a stránkování | 361 |
| Rozšíření pomocí debug registru | 362 |
| Reset u Pentia, Init u Pentia a automatický test | 362 |
| Identifikace CPU pomocí CPUID | 364 |
| Nové výjimky u Pentia | 365 |
| Sběrnice Pentia | 365 |
| Cykly jednotlivého přenosu | 366 |
| Burst cykly | 366 |
| Adresový pipelining u Pentia | 368 |
| Zvláštní cykly | 369 |
| Dotazovací cykly a interní snooping | 370 |
| Interní vyrovnávací paměť sběrnice u Pentia | 371 |
| System Management Mode u Pentia | 371 |
| Struktura SMM-RAM | 372 |
| Provádění programů v režimu System Management Mode | 374 |
| Návrat z režimu System Management Mode | 374 |
| Optimalizace kódů | 374 |
| Jednoduché optimalizace Straight Forward | 374 |
| Interlocky AGI při vytváření adres | 374 |
| Zarovnání dat | 375 |
| Předpony | 375 |
| Registry | 376 |
| Jednocyklové příkazy | 376 |
| Optimalizace a sledování výkonu (Performance Monitoring) | 376 |
| Hardwarové prvky pro sledování výkonu | 376 |
| Přístupy přes Test Access Port | 379 |
| Testovací funkce Pentia | 379 |
| JTAG Boundary Scan Test u Pentia | 379 |
| Zaznamenávání interních chyb | 380 |
| Zaznamenávání chyb sběrnice | 380 |
| Chyba v datové paritě | 380 |
| Chyba v adresové paritě | 381 |

| | |
|---|------------|
| Sledování provádění programu neboli Execution Tracing | 381 |
| Hardwarová podpora pro debugging a Probe Mode | 382 |
| Machine Check Exception | 382 |
| Adresový prostor I/O u Pentia | 382 |
| Dual Processing | 383 |
| Obecná struktura Dual Processing se dvěma procesory Pentium | 383 |
| Arbitrace sběrnice | 383 |
| Konzistence paměti cache | 385 |
| On-Chip-APIC | 385 |
| Pentium třetí generace – MMX | 386 |
| Patice a signály | 387 |
| FRC ___ MC ___ (I) | 387 |
| NC/INC (I) | 387 |
| Vcc2 (I) | 387 |
| Vcc2 ___ DET ___ (O) | 387 |
| Vcc3 (I) | 387 |
| Technologie MMX | 388 |
| Datové typy SIMD a MMX | 389 |
| Registry MMX | 389 |
| Příkazy MMX | 390 |

KAPITOLA 11

Mikroprocesory kompatibilní s Pentiem 393

CPU od firmy Cyrix 394

Cyrix 6x86 394

Kontakty a signály 394

Vnitřní struktura 396

Integer pipeline 397

Párování instrukcí 397

Jednotka s pohyblivou řádovou čárkou 398

Pokročilé strategie proti zablokování pipeline 398

Přejmenování registrů 398

Předávání operandů 399

Předávání výsledků 399

Data Bypassing 400

Dynamická předpověď větvení a spekulativní provádění příkazů 400

Ukončení příkazů mimo pořadí 402

Paměti cache na čipu 402

Konfigurační registry 6x86 402

Rozhraní Scatter/Gather 407

Provozní režimy procesoru 6x86 407

Režimy Real, Protected a Virtual-8086-Mode 407

Stránkování 407

System Management Mode 408

Sběrnice 6x86 409

| | |
|---|------------|
| CPUID | 410 |
| Doby provádění | 411 |
| Cyril 6x86MX | 411 |
| Pentium Rating | 412 |
| CPU od AMD | 412 |
| K5 – 5K86 | 413 |
| Kontakty a signály | 413 |
| Vnitřní struktura | 413 |
| Předzpracování (prefetching) a předdekódování | 414 |
| Integer pipeline a ROP | 414 |
| Párování příkazů | 416 |
| Jednotka s pohyblivou řádovou čárkou | 417 |
| Paměti cache na čipu | 417 |
| Rozšíření a modelové registry | 417 |
| Řídicí registr CR4 a globální stránky | 418 |
| Registr Array Access AAR a konfigurační registr Hardwaru HWCR | 418 |
| Kompatibilita s Pentiem | 420 |
| Provozní režimy | 420 |
| Sběrnice AMD5K86 | 420 |
| Testovací funkce | 421 |
| BIST | 421 |
| Testovací režim Output Float | 421 |
| Functional Redundancy Checking | 421 |
| Cykly Branch Trace | 421 |
| JTAG Boundary Scan Test | 422 |
| Hardware Debug Tool | 422 |
| CPUID | 422 |
| Procesor AMD K6 | 423 |
| AMD K6 II a AMD K6 III se Super Socket 7 | 424 |
| IDT WinChip C6 | 425 |
| Přehled CPU a parametry nastavení | 426 |

KAPITOLA 12

Čistě 32bitová technologie – PentiumPro 429

| | |
|-------------------------------|------------|
| Kontakty a signály | 431 |
| A35–A3 (I/O) | 431 |
| A20M (I) | 431 |
| ADS___ (O; Multi: I) | 432 |
| AERR (I/O) | 432 |
| AP1___, AP0___ (I/O) | 433 |
| ASZ1___, ASZ0___ (I/O) | 433 |
| ATT___R7___–ATT___R0___ (I/O) | 433 |
| BCLK (I) | 433 |
| BE7___–BE0___ (I/O) | 434 |
| BERR___ (I/O) | 434 |
| BINIT___ (I/O) | 434 |

| | |
|--|-----|
| BNR_____ (I/O) | 434 |
| BP3_____, BP2_____, BPM1_____, BPM0_____ (I/O) | 435 |
| BPRI_____ (I) | 435 |
| BR3____-BR0_____ (I, I, I, O) | 435 |
| CPU_____ PRES_____ (O) | 435 |
| D63-D0 (I/O) | 435 |
| DBSY_____ (I/O) | 435 |
| D/C_ (I/O) | 435 |
| DEF_____ ER_____ (I) | 436 |
| DEN_____ (I/O) | 436 |
| DEP7_____-DEP0_____ (I/O) | 436 |
| DID7_____-DID0_____ (I/O) | 436 |
| DRDY_____ (I/O) | 436 |
| DSZ1_____, DSZ0_____ (I/O) | 436 |
| EXF4_____-EXF0_____ (I/O) | 436 |
| FERR_____ (O) | 437 |
| FLU___SH___ (I) | 437 |
| FRCERR (I/O) | 437 |
| HIT_____ (O; Multi: I/O) | 437 |
| HITM_____ (O; Multi: I/O) | 437 |
| IERR_____ (O) | 437 |
| IGN___NE___ (I) | 437 |
| INIT_____ (I) | 437 |
| INTR/LINT0 (I) | 438 |
| LEN1_____, LENO_____ (I/O) | 438 |
| LOCK_____ (O; Multi: I/O) | 438 |
| NMI/LINT (I) | 438 |
| PICCLK (I) | 438 |
| PICD1, PICD0 (I/O) | 439 |
| PLL2, PLL1 | 439 |
| PRDY_____ (O) | 439 |
| PWRGOOD (I) | 439 |
| REQ4_____-REQ0_____ (I/O) | 439 |
| RES_____ ET_____ (I) | 440 |
| RP_____ (I/O) | 440 |
| RS2_____-RS0_____ (I) | 440 |
| RSP_____ (I) | 440 |
| SMI_____ (I) | 441 |
| SMM_____ EM_____ (I/O) | 441 |
| SPL_____ CK_____ (I/O) | 441 |
| STP_____ CLK_____ (I) | 441 |
| TCK (I) | 441 |
| TDI (I) | 441 |
| TDO (O) | 441 |
| TESTHI (I) | 441 |
| TESTLO | 441 |
| THER_____ MTRIP_____ (O) | 441 |
| TMS (I) | 442 |
| TR___DY_____ (I) | 442 |
| TRST_____ (I) | 442 |

| | |
|---|------------|
| UP__ (O) | 442 |
| VID3-VID0 | 442 |
| W/WB__ (I/O) | 442 |
| Vcc5 (I) | 443 |
| VccP (I) | 443 |
| VccS (I) | 443 |
| Vref0-Vref7 (I) | 443 |
| GND (I) | 443 |
| RES | 443 |
| Vnitřní struktura | 443 |
| Funkční jednotky PentiaPro | 444 |
| Instruction Pool a mikrooperace | 445 |
| Paměti L1 a L2 cache | 447 |
| Vlastnosti procesoru PentiumPro | 447 |
| Příkazy | 447 |
| Řídící funkce v CR4 | 448 |
| 36bitová adresová sběrnice | 448 |
| Globální stránky | 451 |
| Modelové registry | 451 |
| Registry MTRR | 453 |
| Konfigurační registry | 458 |
| Architektura Machine Check | 459 |
| Performance Monitoring | 460 |
| Podpora pro debugging pomocí modelových registrů | 463 |
| Reset a konfigurace při zapnutí | 464 |
| Sběrnice procesoru PentiumPro | 465 |
| Fáze sběrnice | 466 |
| Arbitrace | 466 |
| Request (požadavek) | 466 |
| Error (chyba) | 466 |
| Snoop (dotazování) | 466 |
| Response (odpověď) | 466 |
| Data | 467 |
| Arbitrace sběrnice | 467 |
| Odložené transakce (deferred) | 469 |
| Bus pipelining a burst cykly u procesoru PentiumPro | 470 |
| CPUID | 471 |
| <hr/> | |
| KAPITOLA 13 | |
| Pentium II, Pentium III a Celeron | 473 |
| Pentium II | 474 |
| Kontakty a signály | 475 |
| BR1__, BRO__ (I/O) | 479 |
| BSEL__ (I) | 479 |

| | |
|--|------------|
| EMI | 479 |
| SLOT _____ OCC _____ (O) | 479 |
| SLP _____ (I) | 479 |
| THER _____ MDP _____, THER _____ MDN _____ (O) | 480 |
| VID4 _____ -VID0 _____ (O) | 480 |
| Sběrnice Pentia II (GTL+) | 481 |
| AGTL+ | 482 |
| Celeron | 482 |
| Kontakty a signály | 483 |
| Celeron pro patiči 370 | 484 |
| Pentium III | 485 |
| Generační parta | 485 |
| Pentium III pro patiči 370 | 486 |
| Kontakty a signály | 487 |
| Celeron III a Celeron 4 | 490 |
| Procesory VIA | 490 |
| Parametry pro nastavení | 492 |

KAPITOLA 14

Athlon a Duron 495

Protokol sběrnice 497

Kontakty a signály 498

| | |
|---|-----|
| A20M _____ (I) | 502 |
| CLKFWRST (I) | 502 |
| CONNECT (I) | 502 |
| COREFB, COR _____ EFB _____ (O) | 502 |
| FERR (O) | 502 |
| FID[3:0] (O) | 502 |
| IGN _____ NE _____ (I) | 503 |
| INIT _____ (I) | 503 |
| INTR (I) | 503 |
| NMI (I) | 503 |
| PICCLK (I), PICD[1:0] (I/O) | 503 |
| PROCRDY (O) | 503 |
| PWROK (I) | 503 |
| RES _____ ET _____ (I) | 504 |
| SAD _____ DIN _____ [14:2] _____ (I) | 504 |
| SAD _____ DIN _____ CLK _____ (I) | 504 |
| SADD _____ OUT _____ [14:2] _____ (O) | 504 |
| SADD _____ OUT _____ CLK _____ (O) | 504 |
| SCH _____ ECK _____ [7:0] _____ (I) | 504 |
| SDATA _____ [63:0] _____ (I/O) | 504 |
| SDATA _____ INCL _____ K[3:0] _____ (I) | 504 |
| SDAT _____ AIN _____ VAL _____ (I) | 504 |
| SDATA _____ OUT _____ CLK _____ [3:0] _____ (O) | 505 |

| | |
|---|------------|
| SDATA_____OUT_____VAL_____ (I) | 505 |
| SFILL_____VAL_____ (I) | 505 |
| SMI_____ (I) | 505 |
| STP_____CLK_____ (I) | 505 |
| SYSCLK, SYS_____CLK_____ (I) | 505 |
| Vcc2SEL (O) | 505 |
| VID[3:0] (O) | 505 |
| Vnitřní struktura | 506 |
| CPU pro patiči A | 508 |
| Kontakty a signály | 508 |
| CLKIN, CLKIN_____, RSTCLK, RST_____CLK_____ (I, I, O, O) | 509 |
| DBRDY, DBR_____EQ_____ (O, I) | 510 |
| FLU_____SH_____ (O) | 510 |
| K7CLKOUT, K7_____CLK_____OUT_____ (I/O) | 511 |
| PLL_____TEST_____, PLL_____BYP_____ASS_____, PLLMON1, PLLMON2, PLLBYPASSCLK, PLL_____BYP_____ASS_____CLK_____ (I, I, I, I, O, O) | 511 |
| SYSVREFMODE (I) | 511 |
| TCK, TMS, TDI, TRST, TDO (I, I, I, I, O) | 511 |
| VccA | 511 |
| VID[4:0] (O) | 511 |
| Athlon XP | 512 |
| <hr/> | |
| KAPITOLA 15 | |
| Pentium 4 | 515 |
| Vnitřní struktura | 517 |
| Paměti cache | 517 |
| Aritmetické jednotky a pipeline | 518 |
| SSE2 | 519 |
| Sběrníkové rozhraní a paměť | 519 |
| Hyper Threading | 520 |
| Kontakty a signály | 521 |
| A35_____–A3_____ (I/O) | 522 |
| A20M_____ (I) | 523 |
| ADS_____ (I/O) | 523 |
| ADST_____B[1:0]_____ (I/O) | 523 |
| AP_____ [1:0]_____ (I/O) | 523 |
| BCLK [1:0] (I) | 523 |
| BINIT_____ (I/O) | 523 |
| BNR_____ (I/O) | 523 |
| BPM_____ [5:0] (I/O) | 523 |
| BPRI_____ (I) | 524 |
| BR0_____ (I/O) | 524 |
| BSEL[1:0] (I/O) | 524 |
| COMP[1:0] (analogový) | 524 |
| D63_____–D0_____ (I/O) | 524 |
| DBI_____ [3:0]_____ (I/O) | 524 |

| | |
|--|------------|
| DBR_____ (O) | 525 |
| DBSY_____ (I/O) | 525 |
| DFER_____ (I) | 525 |
| DP___[3:0]_____ (I/O) | 525 |
| DRDY_____ (I/O) | 525 |
| DST___BN___[3:0]_____, DST___BP___[3:0]_____ (I/O) | 525 |
| FERR_____ (O) | 525 |
| GTLREF (analogový vstup) | 525 |
| HIT___, HITM___ (I/O) | 525 |
| IERR_____ (I) | 525 |
| IGN___NE___ (I) | 526 |
| INIT_____ (I) | 526 |
| ITP___CLK___OUT___[1:0]_____ (O) | 526 |
| ITP___CLK___[1:0]_____ (I) | 526 |
| LINT[1:0] (I) | 526 |
| LOCK_____ (I/O) | 526 |
| MCE___RR___ (I/O) | 526 |
| PRO___CHOT_____ (O) | 526 |
| PWRGOOD (I) | 526 |
| REQ___[4:0]_____ (I) | 527 |
| Reserved | 527 |
| RES___ET___ (I) | 527 |
| RS___[2:0]_____ (I) | 527 |
| RSP_____ (I) | 527 |
| SKT___OCC_____ (O) | 527 |
| SLP_____ (I) | 527 |
| SMI_____ (I) | 527 |
| STP___CLK___ (I) | 527 |
| TCK (I) | 527 |
| TDI (I) | 528 |
| TDO (O) | 528 |
| TESTHI[12:8], TESTHI[5:0] (I) | 528 |
| THERMDA (O) | 528 |
| THERMDC (O) | 528 |
| THER___MTRIP_____ (O) | 528 |
| TMS (I) | 528 |
| TRDY_____ (I) | 528 |
| VCC (I) | 528 |
| VCCA (I) | 528 |
| VCCIOPLL (I) | 529 |
| VCCSENSE (O) | 529 |
| VCCVid (I) | 529 |
| VID[4:0] (O) | 529 |
| VSS (I) | 529 |
| VSSSense (O) | 529 |
| Program CPUID | 530 |

ČÁST 3

Paměti, čipové sady a support čipy 543

KAPITOLA 16

Paměťové čipy – paměť počítače 545

Dynamic Random Access Memory – DRAM 546

A9–A0 (I) 547

LCAS____, UCAS____ (I) 547

IO15–IO0 (I/O) 547

RAS____ (I) 547

WE____ (I) 547

OE____ (I) 548

Vcc (I) 548

GND 548

Princip funkce 548

Struktura 549

Struktury vrstev 553

Refresh – obnovení 555

RAS-only-Refresh 556

CAS-před-RAS-Refresh 556

Hidden Refresh 556

Organizační formy 556

Provozní režimy 558

Page Mode 558

Hyper Page mode (EDO) 560

Static Column Mode 560

Nibble Mode 560

Serial Mode 560

Interleaving 561

Paměťové moduly 562

A0–A11 (I) 562

CAS3____–CAS0____ (I) 562

DQ34–DQ27, DQ25–DQ18, DQ16–DQ9, DQ7–DQ0 (I/O) 562

PD4–PD1 (I) 564

PQ8, PQ17, PQ26, PQ35 (O; jen moduly s paritou) 564

RAS3____–RAS0____ (I) 564

WE____ (I) 564

Vcc 564

GND 564

Parita 564

Moduly DIMM 564

WE (I) 565

A0–A11 (I) 566

BA0, BA1 (I) 566

CLK0–CLK3 (I) 566

| | |
|--|------------|
| CKE0, CKE1 (I) | 566 |
| DQ0–DQ63 (I/O) | 566 |
| DQMB0–DQMB7 (I/O) | 566 |
| RAS____, CAS____, WE____ (I) | 566 |
| CS0____, CS2____, CS3____ (I) | 566 |
| NC | 566 |
| SA0–SA2 (I) | 566 |
| SDA (I/O) | 566 |
| SCL (I) | 567 |
| Vcc (I) | 567 |
| Vss (I) | 567 |
| Synchronous Dynamic RAM – SDRAM | 567 |
| Synchronous Graphic RAM – SGRAM | 569 |
| Double Data Rate SDRAM – DDR SDRAM | 569 |
| RAMBus | 572 |
| SPD ROM | 574 |
| PCX-abc-def | 575 |
| Načtení dat SPD | 578 |
| Statická RAM – SRAM | 582 |
| Flip-flop | 583 |
| Přístup k paměťovým buňkám SRAM | 585 |
| Typická paměť SRAM | 585 |
| Dlouhodobá paměť – ROM, EPROM a jiné paměti | 586 |
| ROM | 586 |
| EPROM | 587 |
| EEPROM | 589 |
| Paměti typu flash | 590 |
| Vnitřní struktura | 591 |
| Flash pro BIOS | 592 |
| Typická paměť flash | 594 |
| Flash disky | 595 |
| <hr/> | |
| KAPITOLA 17 | |
| Čipové sady | 597 |
| Čipová sada 486 PCI | 598 |
| Čipové sady Intel Pentium pro patiči 7 | 600 |
| Alternativní čipové sady pro patiči 7 | 602 |
| Čipové sady PentiumPro a Pentium II | 605 |
| Čipové sady Pentium II/III a Celeron | 609 |
| Čipová sada Intel 810 – Whitney | 610 |
| Čipová sada Intel 820 – Camino | 612 |
| Čipová sada Intel 840 – Carmel | 615 |
| Čipová sada Intel 815 – Solano | 615 |

| | |
|--------------------------------|------------|
| Alternativní čipové sady | 617 |
| Čipové sady Pentium 4 | 618 |
| Čipové sady od Intelu | 618 |
| Čipové sady od firem VIA a SiS | 620 |
| Čipové sady Athlon | 623 |

KAPITOLA 18

Hardwarová přerušení a DMA **629**

| | |
|---|------------|
| Hardwarová přerušení a programovatelné řadiče přerušení | 630 |
| Výměna dat vyvolaná přerušením a polling | 630 |
| Kontakty a signály 8259A | 631 |
| A0 (I) | 631 |
| CAS0–CAS2 (O) | 632 |
| CS__ (I) | 632 |
| D7–D0 (I/O) | 632 |
| INT (O) | 632 |
| INTA_____ (I) | 632 |
| IRO–IR7 (I) | 632 |
| RD__ (I) | 632 |
| SP__/_EN__ (I/O) | 632 |
| WR__ (I) | 633 |
| GND | 633 |
| Vcc | 633 |
| Vnitřní struktura a sekvence Interrupt Acknowledge | 633 |
| Kaskádování | 635 |
| Inicializace a programování | 637 |
| Maskování NMI | 643 |
| Subsystemy přerušení v multiprocessorových systémech a režim APIC | 645 |
| Struktura a funkce APIC 82489DX | 645 |
| Systémy s Multi APIC a sběrnice ICC | 646 |
| Režim APIC | 647 |
| Přímý přístup k paměti u periférie a paměti | 649 |
| Standardní čip DMA 8237A | 651 |
| Kontakty a signály 8237A | 651 |
| Vnitřní struktura a provozní režimy | 654 |
| Čekací stav | 657 |
| Jednotlivý přenos | 657 |
| Demand Transfer | 658 |
| Blokový přenos | 658 |
| Kaskádování | 658 |
| Čtecí přenos | 659 |

| | |
|--------------------------|-----|
| Zápisový přenos | 660 |
| Ověřovací přenos | 660 |
| Přenos paměť-paměť | 660 |
| Komprimované taktování | 661 |
| Automatická inicializace | 662 |
| Programování | 662 |

KAPITOLA 19

Periferní jednotky základní desky 671

CMOS RAM a hodiny reálného času 673

Struktura a programování 674

Přístup přes BIOS 681

Přístup přes adresový a datový registr 682

Časovač 683

Kontakty a signály 684

A0, A1 (I) 685

CLK0, CLK1, CLK2 (I, I, I) 685

CS__ (I) 685

D7-D0 (I/O) 685

GATE0, GATE1, GATE2 (I, I, I) 685

OUT0, OUT1, OUT2 (O, O, O) 686

RD__ (I) 686

WR__ (I) 686

GND (vývod 12) 686

Vcc (vývod 24) 686

Programování 686

Zápis hodnot čítače 686

Načítání číselných hodnot 688

Režimy počítání 691

Režim 0 (přerušeni na konci počítání) 692

Režim 1 (programovatelný monostabilní klopný obvod) 692

Režim 2 (generátor rychlostí) 692

Režim 3 (generátor pravoúhlého signálu) 693

Režim 4 (impulz spouštěný softwarem) 693

Režim 5 (impulz spouštěný hardwarem) 694

Super I/O řadič 694

Kontrolní čipy (Supervisory Chips) 695

System Management Bus 697

Funkce 699

Adresy 701

Programování 703

ČÁST 4

Architektury a sběrnice systémy osobních počítačů

707

KAPITOLA 20

Sběrnice v PC

709

8bitová architektura – sběrnice PC

711

32bitové architektury – EISA a MCA

715

Extended Industry Standard Architecture – EISA

716

Micro Channel Architecture – MCA

718

Lokální sběrnice systémy

722

KAPITOLA 21

16bitová architektura – sběrnice ISA

725

Přerušování

729

I/O porty a adresy

730

Architektura DMA

731

Přenosy paměť-paměť

732

Bus sloty a signály

733

Signály sběrnice PC a ISA

733

A19-A0 (O)

735

AEN (O)

735

ALE (O)

735

CLK (O)

735

D7-D0 (I/O)

735

DAC____K3____-DAC____K0____ (O)

735

DRQ3-DRQ1 (I)

735

I/O____CH____CK____ (I)

735

I/O CH RDY (I)

736

IOR____ (O)

736

IOW____ (O)

736

IRQ2-IRQ7 (I)

736

(S)ME____MR____ (O)

736

(S)ME____MW____ (O)

736

OSC (O)

736

OWS (I)

737

RESET DRV (O)

737

TC (O)

737

Vstupní/výstupní rozhraní

737

Signály rozšíření sběrnice ISA

738

DAC____K0____, DAC____K5____-DAC____K7____ (O)

738

| | |
|---|------------|
| DRQ0, DRQ5–DRQ7 (I) | 739 |
| I/O ____ CS16 ____ (I) | 739 |
| IRQ10–IRQ12, IRQ14, IRQ15 (I) | 740 |
| LA17–LA23 (O) | 740 |
| MAS ____ TER ____ (I) | 740 |
| MEM ____ CS16 ____ (I) | 740 |
| MEMR ____ (O) | 740 |
| ME ____ MW ____ (O) | 740 |
| SBHE ____ (O) | 741 |
| SD8–SD15 (I/O) | 741 |
| 16bitové dekódování a programování | 741 |
| ISA Plug&Play | 742 |
| Konfigurační mechanismus | 743 |
| Linear Feedback Shift Register | 746 |
| Isolation protokol | 747 |
| Registry ISA Plug&Play | 748 |
| Card Control Register | 749 |
| Přístup k zařízením ISA Plug&Play | 752 |
| <hr/> | |
| KAPITOLA 22 | |
| Sběrnice PCI | 755 |
| Struktura PCI | 756 |
| Sběrnicové cykly | 759 |
| Arbitrace sběrnice | 762 |
| DMA a busmastering | 764 |
| Scatter Gather Bus Mastering | 765 |
| Přerušení | 765 |
| I/O adresový prostor | 766 |
| Konfigurační prostor – Configuration Space | 768 |
| Kód základní třídy 04h: Multimediální řadiče | 772 |
| PCI Power Management | 779 |
| Sloty sběrnice PCI | 781 |
| Signály sběrnice PCI | 784 |
| Standardní 32bitový úsek | 784 |
| ACK ____ 64 ____ (I/O) | 784 |
| AD31–AD0 (I/O) | 784 |
| C/BE3 ____ –C/BE0 ____ (I/O) | 784 |
| CLK (O) | 785 |
| DEV ____ SEL ____ (I/O) | 785 |
| FRA ____ ME ____ (I/O) | 785 |
| GNT ____ (O) | 785 |
| IDSEL (O) | 785 |
| INTA ____, INTB ____, INTC ____, INTD ____ (I, I, I, I) | 785 |
| IRDY ____ (I/O) | 785 |

| | |
|--|------------|
| LOCK_____ (I/O) | 785 |
| PAR (I/O) | 786 |
| PERR_____ (I/O) | 786 |
| PRS_____ NT1_____, PRS_____ NT2_____ | 786 |
| REQ_____ (I) | 786 |
| REQ_____ 64_____ (I/O) | 786 |
| RST_____ (O) | 786 |
| SBO_____ (I/O) | 786 |
| SDONE (I/O) | 786 |
| SERR_____ (I/O) | 786 |
| STOP_____ (I/O) | 787 |
| TCK, TDI, TDO, TMS, TRST_____ (I, O, O, O, O) | 787 |
| TRDY_____ (I/O) | 787 |
| 64bitové rozšíření | 787 |
| AD63-AD32 (I/O) | 787 |
| C/BE7_____ -C/BE4_____ (I/O) | 788 |
| PAR64 (I/O) | 788 |
| Rozšíření signálů u specifikací 2.2 a 2.3 | 788 |
| PME_____ (I) | 788 |
| VAUX_____ (O) | 789 |
| SMB_____ CLK_____ (O) | 789 |
| SMB_____ DAT_____ (I/O) | 789 |
| PCIX_____ CAP_____ (O) | 789 |
| Rutiny BIOSu specifické pro PCI | 789 |
| Je přítomen PCI BIOS? | 789 |
| Hledat jednotku PCI | 790 |
| Hledat jednotku PCI podle kódu třídy | 790 |
| Vyvolat zvláštní cyklus | 790 |
| Načíst konfigurační bajt/slovo/dvojslovo | 791 |
| Zapsat konfigurační bajt/slovo/dvojslovo | 791 |
| Rozhraní k BIOSu | 792 |
| Funkce pci_bios_present | 792 |
| Funkce find_pci_device | 793 |
| Funkce find_pci_class_code | 795 |
| Funkce read_configuration_area | 796 |
| Univerzální jednotka PCI | 797 |
| PCI-X | 816 |
| Konfigurační prostor | 816 |
| Typy přístupu | 817 |
| Split Transactions a atributová fáze | 818 |
| Switched Fabrics | 821 |
| InfiniBand | 821 |
| PCI Express | 822 |
| Lanes a Links | 823 |
| Sloty a signály | 824 |
| Přenos dat | 824 |
| Konfigurace | 826 |
| HyperTransport | 827 |

| | |
|---------------------|-----|
| Topologie a linky | 827 |
| Pakety a komunikace | 830 |
| SeqID[3:0] | 832 |
| CMD[5:0] | 832 |
| PassPW | 833 |
| UnitID[4:0] | 833 |
| Konfigurace | 835 |
| Rozšíření | 835 |

KAPITOLA 23

Accelerated Graphics Port 837

| | |
|---------------|-----|
| Struktura AGP | 838 |
|---------------|-----|

| | |
|-----------|-----|
| Sloty AGP | 839 |
|-----------|-----|

| | |
|-------------|-----|
| Signály AGP | 840 |
|-------------|-----|

| | |
|---------------|-----|
| Popis signálů | 843 |
|---------------|-----|

| | |
|----------------|-----|
| AD0–AD31 (I/O) | 844 |
|----------------|-----|

| | |
|---------------|-----|
| AD_STB0 (I/O) | 844 |
|---------------|-----|

| | |
|------------------------|-----|
| AD_____STB0_____ (I/O) | 844 |
|------------------------|-----|

| | |
|---------------|-----|
| AD_STB1 (I/O) | 844 |
|---------------|-----|

| | |
|------------------------|-----|
| AD_____STB1_____ (I/O) | 844 |
|------------------------|-----|

| | |
|---------|-----|
| CLK (O) | 844 |
|---------|-----|

| | |
|---------|-----|
| GND (I) | 844 |
|---------|-----|

| | |
|----------------------|-----|
| OVR_____CNT_____ (O) | 844 |
|----------------------|-----|

| | |
|---------------|-----|
| PIPE_____ (I) | 844 |
|---------------|-----|

| | |
|-----------|-----|
| PME (I/O) | 845 |
|-----------|-----|

| | |
|--------------|-----|
| RBF_____ (I) | 845 |
|--------------|-----|

| | |
|-------------|-----|
| Rezervovaný | 845 |
|-------------|-----|

| | |
|--------------|-----|
| SBA[7:0] (I) | 845 |
|--------------|-----|

| | |
|---------------------|-----|
| SB_____STB_____ (I) | 846 |
|---------------------|-----|

| | |
|------------|-----|
| SB_STB (I) | 846 |
|------------|-----|

| | |
|-------------|-----|
| ST[2:0] (O) | 846 |
|-------------|-----|

| | |
|-----------------------|-----|
| TYPE_____DET_____ (O) | 846 |
|-----------------------|-----|

| | |
|------------|-----|
| USB+ (I/O) | 846 |
|------------|-----|

| | |
|------------|-----|
| USB- (I/O) | 846 |
|------------|-----|

| | |
|------------|-----|
| Vcc3.3 (I) | 847 |
|------------|-----|

| | |
|----------|-----|
| Vddq (I) | 847 |
|----------|-----|

| | |
|--------------|-----|
| WBF_____ (I) | 847 |
|--------------|-----|

| | |
|------------------|-----|
| Standard AGP 3.0 | 847 |
|------------------|-----|

| | |
|----------|-----|
| Registry | 850 |
|----------|-----|

KAPITOLA 24

Sloty riserů 855

| | |
|-------------------|-----|
| Audio Modem Riser | 856 |
|-------------------|-----|

| | |
|------------------------------------|-----|
| Communication and Networking Riser | 859 |
|------------------------------------|-----|

Advanced Communication Riser

863

ČÁST 5

Mechaniky a jejich rozhraní – EIDE a SCSI

865

KAPITOLA 25

Základy magnetického záznamu a organizace dat

867

Diamagnetismus a paramagnetismus

868

Feromagnetismus

868

Indukce

871

Princip funkce disket

871

Fyzikální organizace a záznam

875

Metody FM a MFM

876

Synchronizace

879

Logická organizace

881

Struktura oddílů

882

Alokační tabulka souborů – FAT

886

Fragmentování

888

32bitové a jiné alokační tabulky souborů

888

Virtual File Allocation Table – VFAT

890

New Technology File System – NTFS

890

High Performance File System – HPFS

890

KAPITOLA 26

Pevné disky

893

Struktura a funkce pevných disků

894

Disky

895

Hlavy

897

Aktuátor s krokovacím a lineárním motorem

898

Filtrování vzduchu a větrání

901

Interleaving neboli prokládání sektorů

902

Parametry pevných disků

904

Kapacita paměti

904

Přístupová doba

904

Rychlost přenosu dat

905

Spolehlivost a MTBF

906

Formáty záznamu

907

| | |
|--|------------|
| MFM a RLL | 907 |
| Translace a zónový záznam | 909 |
| Vysokourovňové formátování | 910 |
| Nízkoúrovňové formátování | 910 |
| Tradiční rozhraní pevných disků | 911 |
| ST412/506 | 911 |
| Připojení a konfigurace | 911 |
| ESDI | 913 |
| Připojení a konfigurace | 913 |
| IDE | 913 |
| Signály | 914 |
| Adresy a registry | 917 |
| Fáze příkazů a programování | 921 |
| Enhanced IDE | 924 |
| Logical Block Addressing | 925 |
| Kontakty EIDE | 926 |
| Režimy PIO, DMA a Ultra DMA | 927 |
| Serial ATA | 928 |
| <hr/> | |
| KAPITOLA 27 | |
| SCSI | 931 |
| Funkce | 932 |
| Signály a přenos dat | 933 |
| Fáze sběrnice a zprávy (messages) | 935 |
| Fáze Sběrnice volná | 936 |
| Fáze Arbitrace | 936 |
| Fáze Selection | 936 |
| Fáze Reselection | 936 |
| Fáze Command | 937 |
| Fáze Data | 937 |
| Fáze Message (zpráva) | 937 |
| Fáze Stav | 937 |
| Příkazy a programování | 940 |
| Advanced SCSI Programming Interface – ASPI | 944 |
| Common Access Method – CAM | 947 |
| Různé SCSI standardy | 948 |
| SCSI-I a CCS | 948 |
| SCSI-II | 949 |
| SCSI-III | 949 |
| Fast SCSI | 950 |
| Wide SCSI | 950 |
| Differential SCSI | 950 |

| | |
|----------------|-----|
| Ultra SCSI | 951 |
| Ultra 2 SCSI | 951 |
| Ultra 160 SCSI | 953 |
| Ultra 320 SCSI | 954 |

KAPITOLA 28

Optické mechaniky

| | |
|----------------------------------|-----|
| CD-ROM | 955 |
| ATAPI | 958 |
| CD-R a CD-R/W | 960 |
| CD-RW a technologie Phase Change | 961 |
| Magnetooptické mechaniky | 961 |
| Digital Versatile Disc | 963 |
| Realizace | 964 |

ČÁST 6

Rozhraní, LAN a programování

KAPITOLA 29

Paralelní rozhraní

| | |
|---------------------------------|-----|
| Struktura a funkce | 970 |
| Přímé programování | 973 |
| Ovládání tiskárny | 973 |
| Obecné použití | 976 |
| Lepší paralelní port: IEEE-1284 | 978 |

KAPITOLA 30

Sériové rozhraní

| | |
|---|-----|
| Sériový přenos dat | 986 |
| Synchronní a asynchronní přenos | 986 |
| Parita a přenosová rychlost (baud oprate) | 986 |
| Serializace a SDU | 987 |
| Rozhraní RS-232C | 988 |
| RTS (Request to Send) | 990 |
| CTS (Clear to Send) | 990 |
| DCD (Data Carrier Detect) | 990 |
| DSR (Data Set Ready) | 990 |
| DTR (Data Terminal Ready) | 990 |
| RI (Ring Indicator) | 990 |
| DSRD (Data Signal Rate Detector) | 990 |

| | |
|---|------|
| Simplexní spojení | 991 |
| Poloduplexní spojení | 991 |
| Duplexní spojení | 992 |
| Logická úroveň RS-232C a přenosové rychlosti | 994 |
| Typická spojení – nulový modem | 995 |
| Universal Asynchronous Receiver and Transmitter – UART | 997 |
| Kontakty a signály | 998 |
| A2–A0 (I) | 998 |
| AS__ (I) | 999 |
| BAUD_____OUT_____ (O) | 999 |
| CS0, CS1, CS2_____ (I, I, I) | 999 |
| CSOUT (O) | 999 |
| CTS_____ (I) | 999 |
| D0–D7 (I/O) | 999 |
| DCD_____ (I) | 999 |
| DDIS (O) | 999 |
| DINS_____, DINS (I, I) | 999 |
| DOU_____TS____, DOUTS (O, O) | 1000 |
| DSR_____ (I) | 1000 |
| DTR_____ (O) | 1000 |
| INTR (O) | 1000 |
| MR_____ (I) | 1000 |
| OUT1_____ (O) | 1000 |
| OUT2_____ (O) | 1000 |
| RCLK (I) | 1000 |
| RI__ (I) | 1000 |
| RTS_____ (O) | 1000 |
| SIN (I) | 1001 |
| SOUT (O) | 1001 |
| XTAL1, XTAL2 | 1001 |
| Vcc (I) | 1001 |
| GND (I) | 1001 |
| Struktura a funkce | 1001 |
| Zachycení start bitu | 1003 |
| Registry a programování | 1005 |
| Registry přijímače a vysílače | 1006 |
| Registr aktivace přerušení | 1007 |
| Registr identifikace přerušení | 1007 |
| Registr datového formátu | 1009 |
| Řídicí registr modemu | 1010 |
| Stavový registr serializace | 1011 |
| Stavový registr modemu | 1012 |
| Scratch Pad Register | 1013 |

KAPITOLA 31**PCMCIA a Card Bus**

Základní funkce a struktura

Card a Socket Services

Card Information Structure – CIS

Konfigurační registry

Obsazení kontaktů

A25–A0 (O)

BVD2, BVD1 (I)

CD1____, CD2____ (I)

CE2____, CE1____ (O)

D15–D0 (I/O)

GND

INP____ACK____ (I)

IOIS____16____ (I)

IORD____ (O)

IOWR____ (O)

IREQ____ (I)

OE____ (O)

RDY____/BSY____ (I)

REG____ (O)

Res

RESET (O)

RFSH (I)

SPKR____ (I)

STS____CHG____ (I)

Vcc (O)

Vpp1, Vpp2 (O)

WAIT____ (I)

WE____/PRGM____ (O)

WP (I)

Card Bus**KAPITOLA 32****Universal Serial Bus**

Kontakty a signály

Identifikace a komunikace

Pakety a přenos

USB 2.0

1015**1016****1018****1022****1024****1024****1025****1025****1025****1025****1025****1026****1026****1026****1026****1026****1026****1026****1026****1026****1027****1027****1027****1027****1027****1027****1027****1027****1027****1027****1028****1033****1035****1037****1040****1041**

KAPITOLA 33**FireWire 1043**

Architektura a topologie 1044

Protokol 1046

Řadič a PHY 1047

KAPITOLA 34**Lokální sítě 1051**

Topologie sítí 1052

Sběrníková topologie 1052

Kruhová topologie 1054

Hvězdicová topologie 1054

Metody přístupu 1055

CSMA/CD 1055

Token Passing 1056

Token Bus 1057

100BaseVG-Any-LAN 1057

Asynchronous Transfer Mode 1058

Spojovací prvky pro sítě 1058

Vrstvený model OSI 1059

Fyzikální vrstva – vrstva 1 1059

Vrstva řízení datových spojů – vrstva 2 1059

Síťová vrstva – vrstva 3 1060

Transportní vrstva – vrstva 4 1060

Relační vrstva – vrstva 5 1060

Prezentační vrstva – vrstva 6 1060

Aplikační vrstva – vrstva 7 1060

Repeater 1060

Hub 1061

Switch 1061

Bridge 1062

Router 1062

Brouter 1062

Gateway 1063

Token Ring 1063

FDDI a CDDI 1064

Ethernet 1066

Kolizní domény a maximální rozlohy 1066

Síťová spojení z mědi 1068

Koaxiální kabely 1068

Kabely Twisted Pair 1069

| | |
|---|-------------|
| Thick Ethernet | 1070 |
| Cheapernet neboli Thin Ethernet | 1071 |
| Ethernet s kabelem Twisted Pair | 1072 |
| Fast Ethernet | 1072 |
| Kódování | 1073 |
| Gigabitový ethernet | 1075 |
| Kódování 8B/10B | 1077 |
| Multilevel kódování | 1079 |
| Optická vlákna | 1080 |
| 10gigabitový ethernet – 10GE | 1085 |
| Struktura a programování síťových jednotek | 1087 |
| Ethernet v modelu OSI | 1087 |
| Ethernetové rámce | 1089 |
| Řadiče LAN | 1091 |
| Autonegotiation | 1093 |
| Medium Independent Interface | 1094 |
| TX_CLK (O, Z) | 1094 |
| TXD[3:0] (I) | 1094 |
| TX:ER (I) | 1094 |
| TX_EN (I) | 1094 |
| MDIO (I, O, Z) | 1094 |
| MDC (I) | 1094 |
| COL (I, O, Z) | 1094 |
| CRS (I, O, Z) | 1095 |
| RX_EN (I) | 1096 |
| RX_ER (O, Z) | 1096 |
| RX_DV (O, Z) | 1096 |
| RXD[3:0] (O, Z) | 1096 |
| RX_CLK (O, Z) | 1096 |
| Programování | 1097 |
| Bluetooth a Wireless LAN | 1111 |
| Bluetooth | 1111 |
| IEEE Wireless LAN | 1113 |
| CSMA/CD a Hidden Nodes | 1114 |
| Frequency Hopping a Direct Sequence Spread Spectrum | 1115 |
| Ad-hoc Mode a Access Points | 1118 |

KAPITOLA 35

Programování hardwaru pod Windows

1121

Přechod od programů pro DOS
k programům pro Windows

1122

Port 8255

1123

Program pro Windows

1127

| | |
|--|-------------|
| Vytvoření DLL | 1128 |
| A/D převod | 1134 |
| DLL pro 32bitové operační systémy | 1136 |
| Vyvolání DLL s pomocí Visual BASIC | 1140 |
| Vyvolání DLL s pomocí Delphi | 1142 |
| Několik slov k Assembleru | 1142 |
| Přímý přístup k hardwaru pod Windows NT | 1143 |
| I/O ovladače pro Windows NT | 1145 |
| Windows Plug&Play | 1150 |
| Programování s Windows Driver Model | 1152 |
| IO Request Packets | 1153 |
| Driver Stack | 1153 |
| Struktura Driver Stack | 1154 |
| Installation Information File | 1154 |
| Příklad ovladače WDM | 1157 |
| Device Objects | 1158 |
| Funkce ovladače | 1158 |
| Globally Unique Identifier | 1158 |
| Výpis ovladače | 1159 |
| Debugging a použití | 1167 |

PŘÍLOHA

| | |
|---|-------------|
| Kódy ASCII a klávesové kódy | 1173 |
| ASCII tabulka | 1174 |
| Klávesové kódy (rozložení německé klávesnice) | 1176 |
| Slovníček | 1181 |
| Rejstřík | 1213 |