

ÚVOD	1
1. ÚPRAVA ALGORITMŮ ČÍSLICOVÝCH FILTRŮ A FFT PRO REALIZACI NA SIGNÁLOVÉM PROCESORU	3
1.1. Úprava algoritmů číslicových filtrů	3
a) Číslicové filtry typu IIR	4
b) Číslicové filtry typu FIR	9
1.2. Úprava algoritmu rychlé Fourierovy transformace	11
2. STRUČNÝ POPIS ARCHITEKTURY A INSTRUKČNÍHO SOUBORU SIGNÁLOVÝCH PROCESORŮ FIRMY MOTOROLA	17
2.1. Signálový procesor DSP56002	17
a) Datová aritmeticko-logická jednotka	21
b) Jednotka generování adres	24
c) Programová řídicí jednotka	29
d) Členění programové a datových pamětí	32
e) Emulátor na čipu	34
2.2. Signálový procesor DSP56156	36
2.3. Signálový procesor DSP96002	39
3. REALIZACE UPRAVENÝCH STRUKTUR NA SIGNÁLOVÝCH PROCESORECH MOTOROLA	42
3.1. Realizace číslicových filtrů typu IIR a FIR	42
a) Implementace číslicového filtru typu IIR	42
b) Implementace číslicového filtru typu FIR	48
c) Shrnutí výsledků	54
3.2. Realizace algoritmu rychlé Fourierovy transformace	55
4. LITERATURA	66