

Obsah

Obsah	VII
1 Úvod	1
2 Stav problematiky	5
2.1 Jazyky pro popis architektury	5
2.1.1 Jazyky pro popis struktury	5
2.1.2 Jazyky pro popis instrukční sady	6
2.1.3 Smíšené jazyky	6
3 Jazyk ISAC	9
4 Model instrukční sady	13
4.1 Základní pojmy	13
4.1.1 Definice permutace řetězce	13
4.1.2 Definice líného konečného automatu	14
4.1.3 Definice konfigurace líného konečného automatu	14
4.1.4 Definice přechodu, posloupnosti přechodů v líném konečném automatu	14
4.1.5 Definice jazyka přijímaného líným konečným automatem	15
4.1.6 Definice párového konečného automatu	15
4.1.7 Definice překladu pomocí párového konečného automatu	15
4.2 Popis instrukční sady v jazyce ISAC	15
4.3 Překlad jazyků instrukční sady	19
4.3.1 Překlad pomocí párového konečného automatu	20
5 Časový model a hierarchie instrukčních analyzátorů	25
5.1 Popis časového modelu a hierarchie instrukčních analyzátorů ..	26
5.1.1 Specifikace hierarchie instrukčních analyzátorů	26
5.1.2 Specifikace časového modelu	29

VIII OBSAH

5.1.3	Linka zřetězení	29
5.1.4	Popis hierarchie instrukčních analyzátorů v jazyce ISAC	31
5.1.5	Popis časového modelu v jazyce ISAC	33
5.2	Simulace časového modelu a hierarchie instrukčních analyzátorů	35
5.2.1	Interpretovaná simulace	35
5.2.2	Dynamické plánování	37
5.2.3	Statické plánování	37
5.2.4	Srovnání jednotlivých typů simulace	37
5.2.5	Návrh vlastního řešení	38
6	Interpretovaný simulátor s dynamickým plánováním operací	41
6.1	Plánovač operací	42
6.2	Zhodnocení navrženého simulátoru s dynamickým plánováním operací	42
7	Interpretovaný simulátor založený na cyklech se statickým plánováním operací	45
7.1	Generování deterministického konečného automatu událostí . . .	45
7.1.1	Hierarchie operací v jazyce ISAC	45
7.1.2	Model simulátoru	46
7.1.3	Konečný automat událostí	48
7.1.4	Vytvoření deterministického konečného automatu událostí	51
7.1.5	Příklad práce algoritmu	56
7.1.6	Vlastnosti navrženého algoritmu	63
7.2	Propojení konečného automatu událostí s konečným automatem strojového jazyka	66
7.3	Podmíněná aktivace konečných automatů strojového jazyka . . .	68
7.4	Generování jádra simulátoru založeného na cyklech se statickým plánováním operací	70
7.4.1	Implementace konečného automatu událostí v jazyce ANSI C	70
7.4.2	Redukce konečného automatu událostí	72
7.4.3	Generování efektivní implementace redukovaného konečného automatu událostí v jazyce ANSI C	76
7.5	Srovnání simulace se statickým plánováním operací s existujícím řešením	85
8	Generátor hardwarové implementace architektury	87
8.1	Generování centrálního řadiče	87
8.1.1	Generování implementace časového modelu a hierarchie instrukčních analyzátorů v hardwarovém popisném jazyce	88
8.1.2	Stavová proměnná centrálního řadiče	95
8.2	Generování instrukčních dekodérů	96

8.3	Kompozice generovaného centrálního řadiče s instrukčními dekodéry	98
8.4	Analýza chování generované implementace modelu v prostředí ModelSim	100
8.5	Syntéza generované implementace modelu v prostředí Precision 104	
9	Srovnání navrženého řešení s existujícím řešením	107
10	Strukturální ekvivalence	111
10.1	Strukturální model jazyka VHDL	112
10.2	Strukturální a behaviorální model jazyka ISAC	113
10.3	Formální model strukturálních vlastností	117
10.4	Vytvoření P-grafu z jazyka ISAC a VHDL	118
10.4.1	Vytvoření P-grafu na základě modelu v jazyce ISAC ...	118
10.4.2	Vytvoření P-grafu na základě modelu v jazyce VHDL ..	121
10.4.3	Příklad užití algoritmu	122
10.5	Ověření ekvivalence mezi oběma modely	124
10.6	Vyhodnocení navrženého a realizovaného řešení	125
11	UML jako jazyk pro popis architektury	127
11.1	UMLISAC	128
11.1.1	Rozšíření sémantiky jazyka ISAC za účelem modelování architektury v jazyce UML	128
11.1.2	Strukturální model v jazyce UMLISAC	129
11.1.3	Model chování a instrukční model v jazyce UMLISAC ..	132
11.1.4	Diagram rozložení v jazyce UMLISAC	136
11.2	Transformace jazyka UMLISAC do jazyka ISAC	137
11.2.1	Přímá transformace z jazyka UMLISAC do jazyka ISAC	138
11.2.2	Nepřímá transformace z jazyka UMLISAC do jazyka ISAC	143
12	Závěr	151
	Literatura	155